

车载 DCDC 解决方案用户手册

类别	内容
关键词	DCDC、PSFB、S32K144
摘要	介绍车载 DCDC 解决方案及使用方法

修订历史

版本	日期	原因
V1.00	2018/12/3	创建文档
V1.01	2022/10/24	硬件改板

目录

1. 产品简介.....	1
1.1 概述.....	1
1.2 外观.....	1
1.3 主控板部件说明.....	3
1.4 主控板接口管脚定义.....	3
1.4.1 高压 DC 输入接口	3
1.4.2 低压 DC 输入接口	4
1.4.3 底板连接排针.....	5
1.4.4 调试接口排针.....	6
2. 电路设计例举.....	8
2.1 移相全桥拓扑.....	8
2.2 全桥 MOS 管驱动.....	8
2.3 全波整流.....	10
2.4 输入电压采样.....	11
2.5 输出电流采样.....	12
2.6 过流保护电路.....	12
3. PSFB 以及控制模式	13
3.1 PSFB 拓扑简介	13
3.2 控制模式.....	14
3.2.1 峰值电流模式控制（PCMC）	14
3.2.2 电压模式控制（VMC）	15
4. 软件设计.....	16
4.1 VMC 模式软件设计.....	16
4.2 PCMC 模式软件设计.....	17
5. 免责声明.....	18

1. 产品简介

1.1 概述

DCDC EVB 是基于 S32K144（汽车级别）系列 MCU 为主控的 PSFB（移相全桥）拓扑车载 DCDC。主控 MCU S32K144 以独立板卡（型号是：DCDC EVB CONTROL）的形式与 PSFB 拓扑的功率底板对接，实现稳定性好、响应快的高性能车载 DCDC 控制。拓扑整体框架如图 1.1 所示。

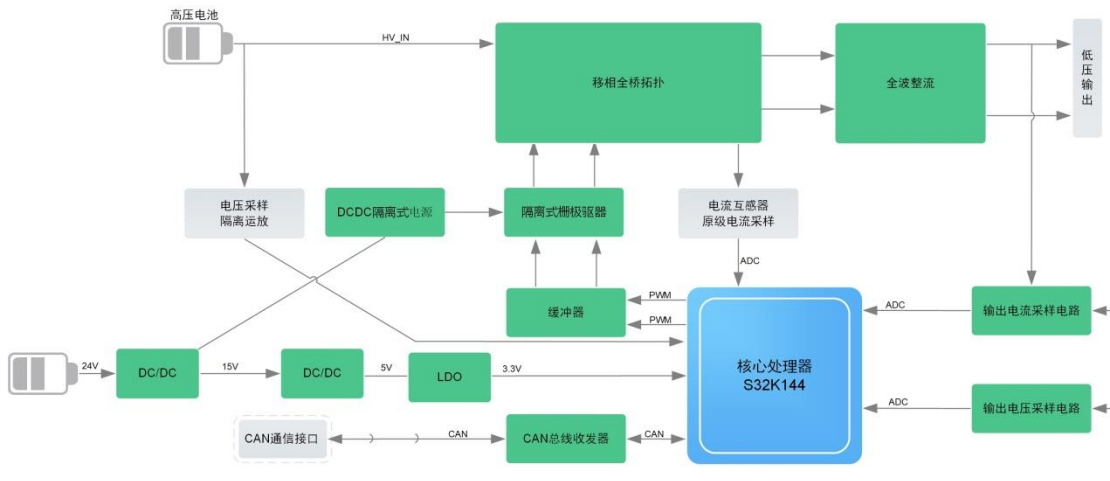


图 1.1 PSFB 车载 DCDC 拓扑框图

基于 S32K144 的 PSFB 车载 DCDC 主要功能特点：

- 使用 NXP 的 S32K144 系列控制器，是性能极高的汽车级别 MCU；
- 多路高精度 ADC 输入，可对 PSFB 的输入电压、变压器原边电流、输出电压和输出电流实时检测；
- 6 路高分辨率的并可互补输出的 PWM，用于驱动 PSFB 的桥臂和同步整流；
- 精确的死区时间控制实现 ZVS、ZCS，保障桥臂安全以及提高转换效率；
- 与全桥控制完美配合的同步整流 PWM 输出，极大地减少损耗，提高效率；
- 具有 CAN 控制器（MCU 资源）和收发器，可外部使用 CAN 总线对 DCDC 进行节点控制；
- 温度范围宽，可在不同的环境温度下工作；
- 通用软件库可轻松在不同的 S32K 系列的 MCU 之间移植。

1.2 外观

PSFB 拓扑车载 DCDC，DCDC EVB 样机外观如图 1.3 所示。



图 1.2 DCDC EVB 功率板与主控板

S32K144 主控板 DCDC EVB CONTROL 外观如图 1.3 所示。



图 1.3 DCDC EVB CONTROL 主控板

1.3 主控板部件说明

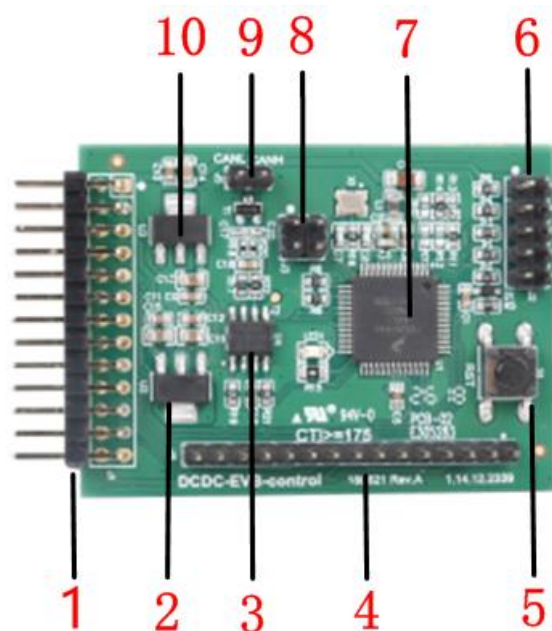


图 1.4 部件编号图

DCDC EVB CONTROL 部件说明如图 1.4 所示红色标号 1~10，其对应的具体功能描述如表 1.1 所示。

表 1.1 部件说明

标号	名称	说明
1	J1	26PIN 排针，与底板座对接，信号线与电源
2	5V LDO	5V 降压芯片（备注：此 LDO 不焊接，短接输入输出端）
3	CAN 收发器	LIN 总线收发器，用于 LIN 总线通讯
4	J4	15PIN 拓展调试排针
5	S1 按键	复位按键
6	J2	10PIN 调试下载接口
7	MCU	主控 MCU FS32K144UAT0VLHT
8	J3	跳线，用于调试用
9	J5	CAN 总线接口（左 CAN_L，右 CAN_H）
10	3.3V LDO	3.3V 降压芯片

1.4 主控板接口管脚定义

1.4.1 高压 DC 输入接口

DC200V 从输入端口 P1，如下图 1.5。给底板的高压侧供电

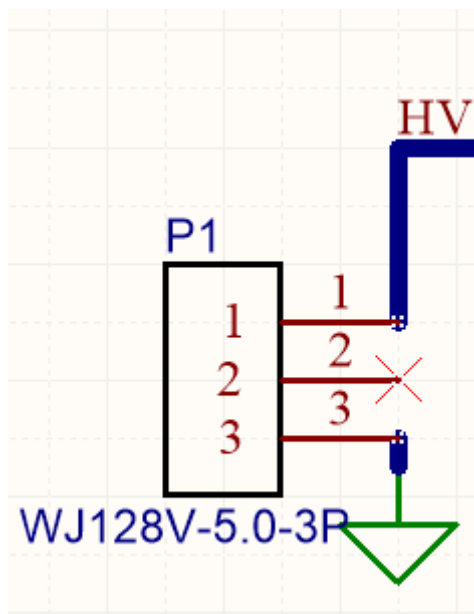


图 1.5 高压输入端口

P1 端口的具体管脚功能定义如下表 1.2 所示。

表 1.2 DC 高压输入端口针管脚定义

管脚号	原理图网络	说明
1	HV	DC200V 输入给底板使用
2	NC	NC
3	PGND	电源地

1.4.2 低压 DC 输入接口

DC24V 从 P3 端口输入，如下图 1.6。给底板的低压侧控制电路供电。

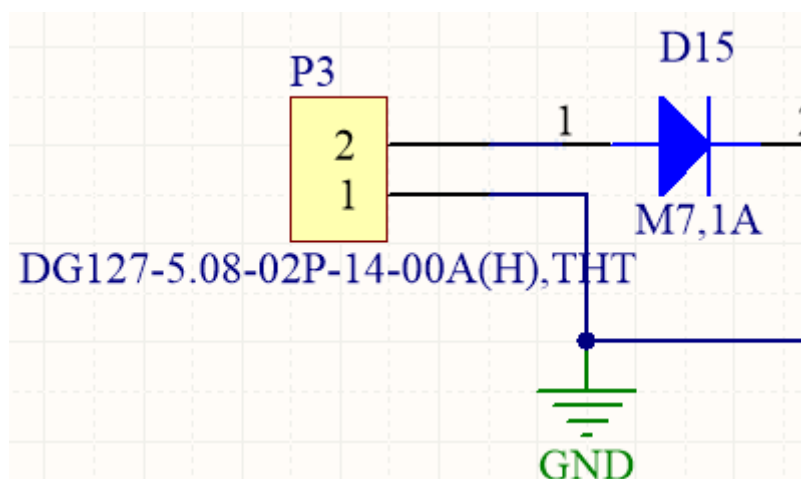


图 1.6 低压供电输入端口

P3 端口的具体管脚功能定义如下表 1.3 所示。

表 1.3 DC 低压输入端口针脚定义

管脚号	原理图网络	说明
1	24V	DC24V 输入给底板使用
2	GND	电源地

1.4.3 底板连接排针

DCDC EVB CONTROL 通过 26PIN 的双列排针 J1 与 DCDC 的底板进行连接, 包括有电源输入输出管脚和不同功能的信号连接, 如图 1.7 所示的原理图管脚定义。

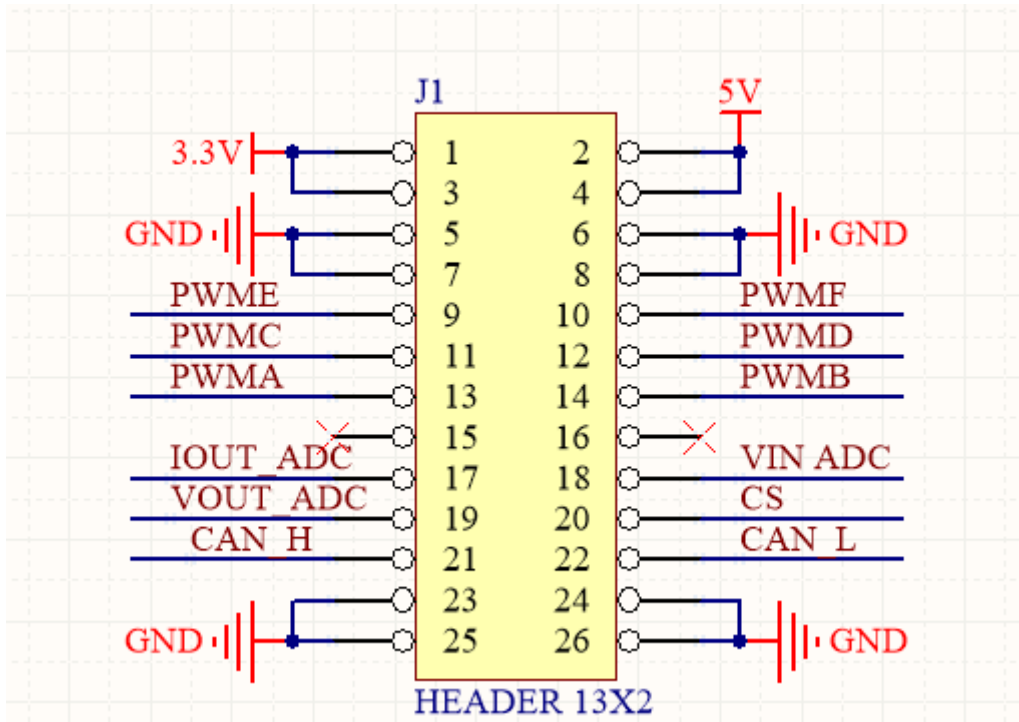


图 1.7 底板连接排针

J1 连接排针的具体管脚功能定义如表 1.4 所示。

表 1.4 底板连接排针管脚定义

管脚号	原理图网络	说明
1	VDDM_3.3V	3.3V 输出给底板使用
2	5V	5V 输出给底板使用
3	VDDM_3.3V	3.3V 输出给底板使用
4	12V	12V 输入
5	GND	电源地连接
6	GND	电源地连接
7	GND	电源地连接
8	GND	电源地连接
9	PWME	同步整流 PWM 输出
10	PWMF	同步整流 PWM 输出

11	PWMC	全桥桥臂驱动 PWM 输出
12	PWMD	全桥桥臂驱动 PWM 输出
13	PTB12_FTM0_CH0	全桥桥臂驱动 PWM 输出
14	PTB13_FTM0_CH1	全桥桥臂驱动 PWM 输出
15	NC	无连接
16	NC	无连接
17	PTA2_ADC1_SE0	输出电流采样输入
18	PTA1_ADC0_SE1	输入电压采样输入
19	PTA3_ADC1_SE1	输出电压采样输入
20	PTA0 ADC0 SE0	变压器原边电流采样输入
21	NC	无连接
22	NC	无连接
23	GND	电源地连接
24	GND	电源地连接
25	GND	电源地连接
26	GND	电源地连接

1.4.4 调试接口排针

DCDC EVB CONTROL 的可使用 JTAG 接口进行下载调试，还可以使用串口打印数据或者发送指令进行调试，该调试接口原理图管脚定义如图 1.8 所示。

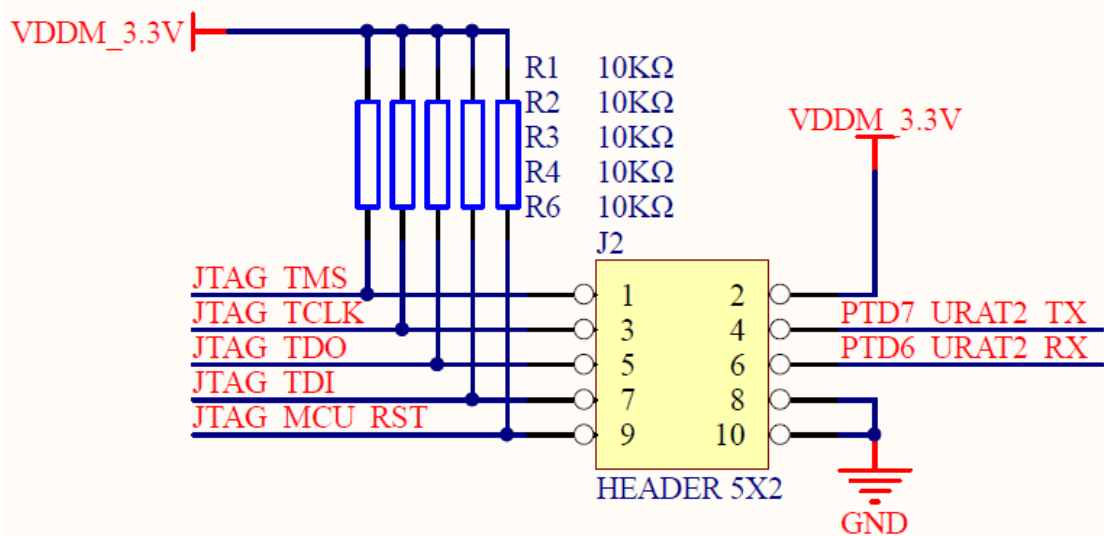


图 1.8 调试接口排针

J2 调试接口排针的具体管脚功能定义如表 1.5 所示。

表格 1.5 调试接口排针管脚定义

管脚号	原理图网络	说明
1	JTAG_TMS	JTAG 接口 TMS 管脚
2	VDDM_3.3V	3.3V 电源
3	JTAG_TCLK	JTAG 接口 TCLK 管脚

4	PTD7_URAT2_TX	串口 TXD
5	JTAG_TDO	JTAG 接口 TDO 管脚
6	PTD6_URAT2_RX	串口 RXD
7	JTAG_TDI	JTAG 接口 TDI 管脚
8	GND	电源地连接
9	JTAG_MCU_RST	JTAG 接口 RST 管脚 (同 MCU 复位)
10	GND	电源地连接

2. 电路设计例举

2.1 移相全桥拓扑

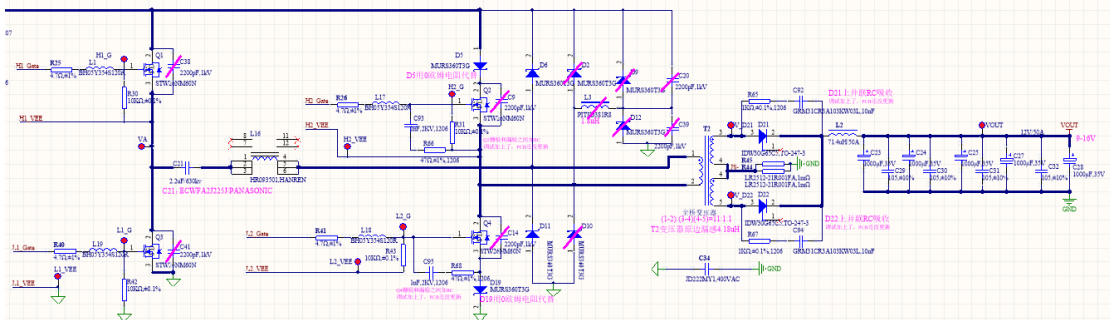


图 2.1 车载 DCDC 移相全桥拓扑

如图 2.1 所示的移相全桥拓扑的电路设计，Q1、Q2、Q3、Q4 为全桥的四个开关管，使用移相的方式驱动变压器原级进行隔离变换，经过 D21、D22 进行全波整流。电流互感器 T1 对变压器原级电流实时采样，CS 信号输入到 MCU 的 ADC，实现电流反馈。谐振电感 L16、谐振电容 C21 与变压器原级漏感组成谐振网络，实现全桥工作时的 ZVS 和 ZCS，减少开关损耗，降低开关管发热，提高效率。R44、R45 为电流采样电阻，IS+和 IS-网络接到差分放大电路，即可实时对输出电流采样。L2 与 C23、C24、C25、C26、C26、C27、C28、C29、C30、C31、C31、C32 的 LC 滤波，输出纹波小的 VOUT 供用户使用。

2.2 全桥 MOS 管驱动

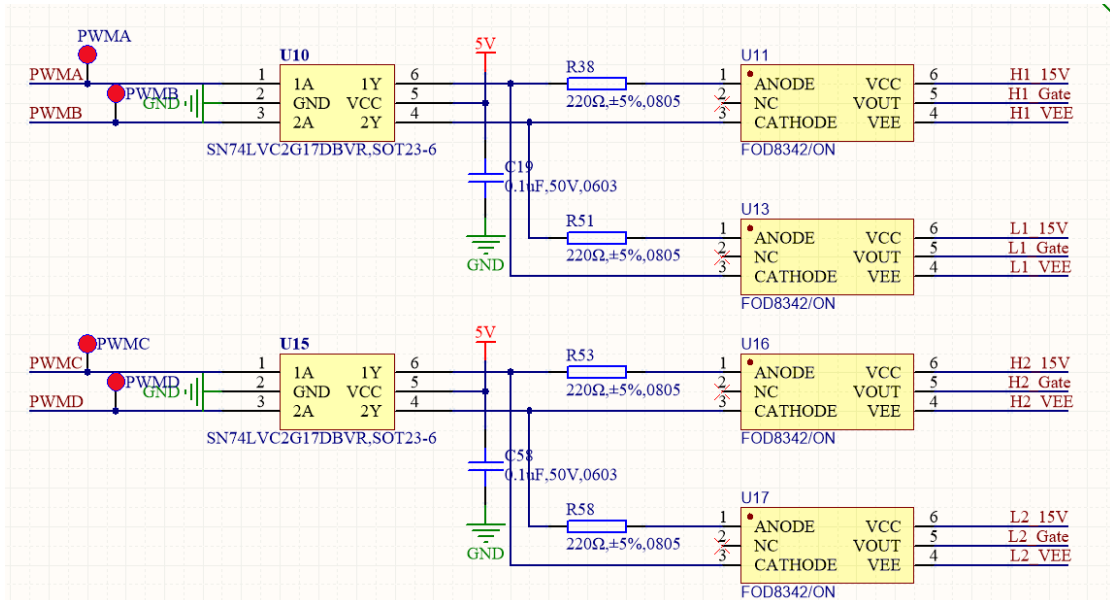


图 2.2 A 全桥 MOS 管隔离驱动

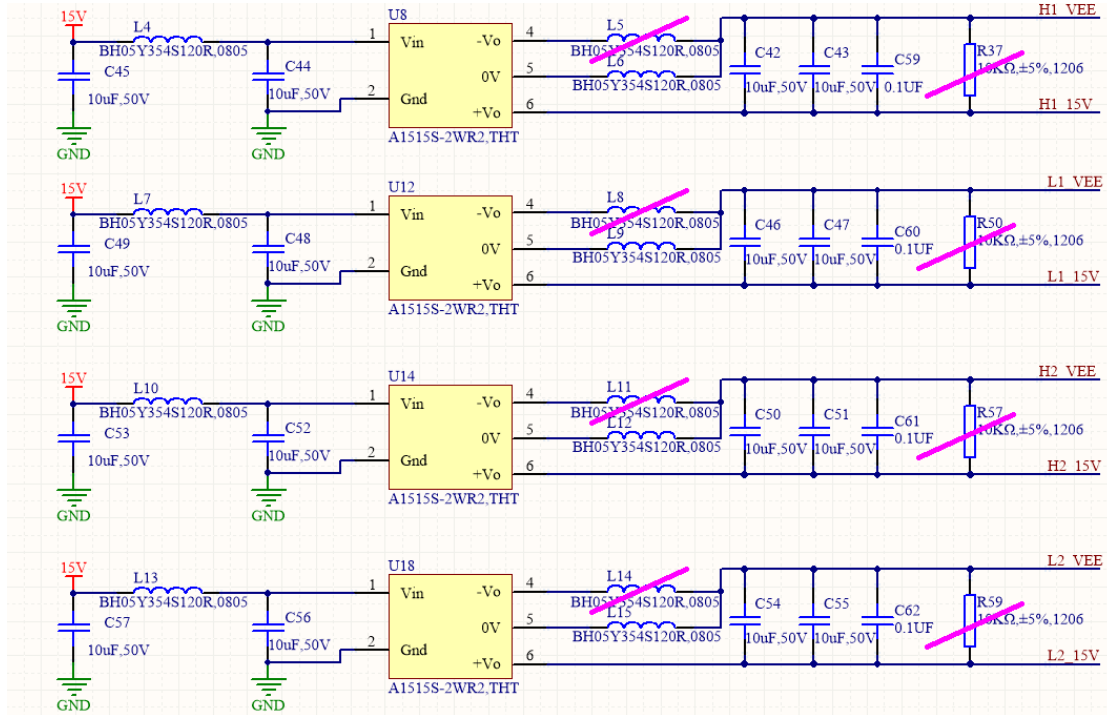


图 2.3 B 驱动电路供电

全桥拓扑电路在高压区，可在使用隔离变压器驱动的方式在低压区驱动全桥开关管。使用缓冲器 SN74LVC2G17D 驱动单路驱动芯片 FOD8342，从而驱动 MOS 管。如图 2.2A 所示的方式。可形成硬件互锁、避免互补的 PWM 同时导通导致半桥同时导通损坏。输入一组互补的 PWM(如上图的 PWMA 和 PWMB)，则输出驱动隔离变压器原级，如图 2.2A 所示。R25、L1、R30 避免栅极出现振荡。如图 2.2B 为驱动部分的供电。A1515S-2WR2 为隔离电源，FOD8342 具有信号隔离、这样低压侧和高压侧实现了信号隔离与电源隔离。

2.3 全波整流

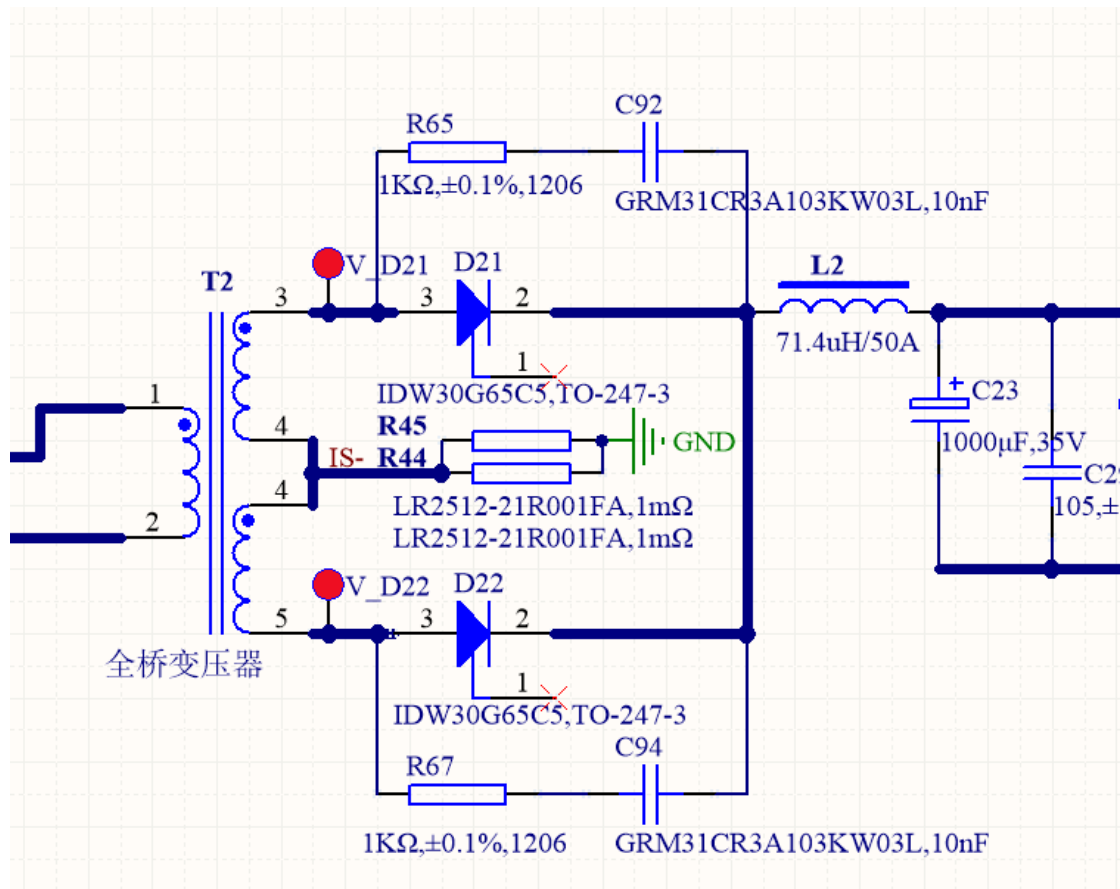


图 2.4 全波整流

全波整流虽然功耗大于全桥整流，但是应用电路较为简单。R67、R94 组成 RC 吸收电路，将二极管两端的尖峰吸收。如图 2.4 所示。

2.4 输入电压采样

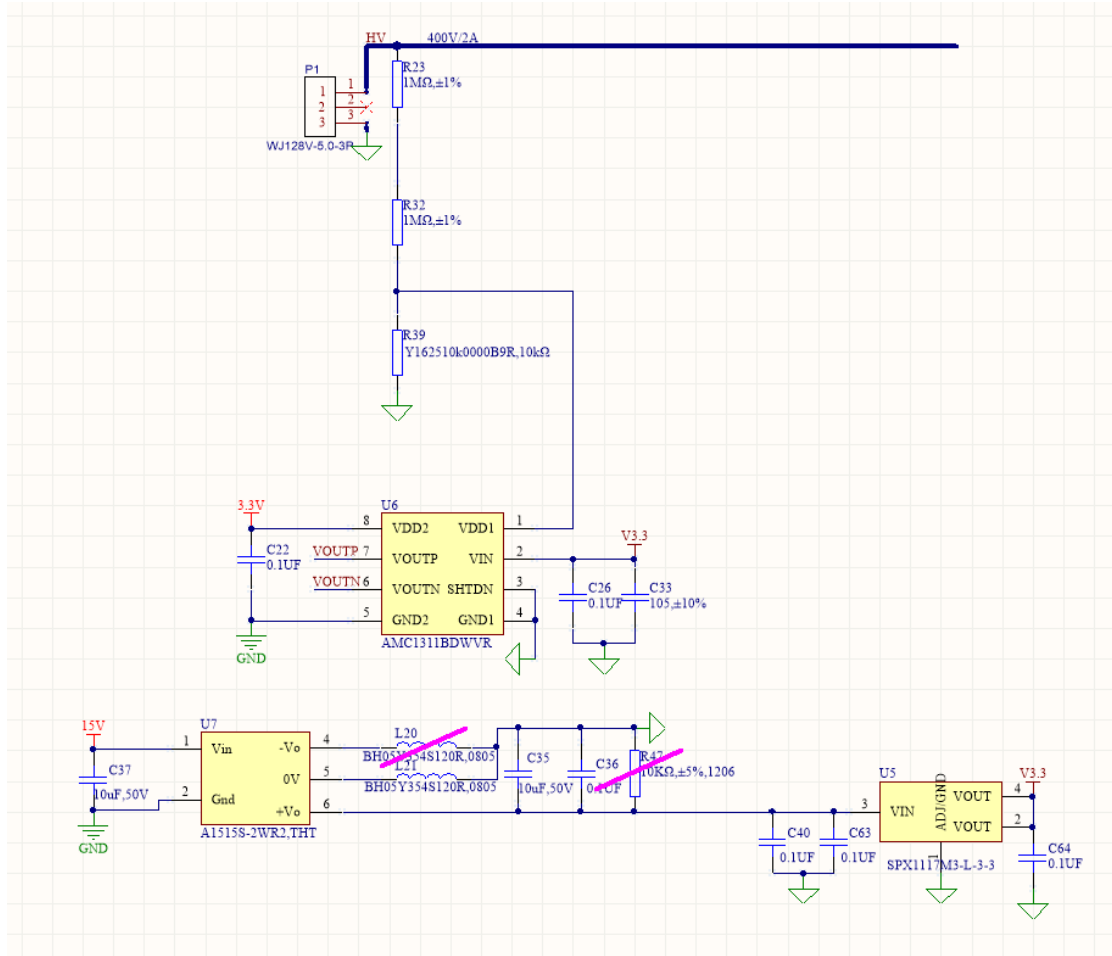


图 2.5 高压输入电压采样电路

DCDC 在启动或者工作过程中，都需要检测输入的电压，使用电阻串联分压方式，再经过隔离差分运放，输出差分的信号供后级电路处理，其中 HVS+、HVS-就是采集后，可给低压区电路使用的差分信号。A1515S-2WR2 隔离电源模块将低压侧的电源输送给高压区的运放使用，这样就不需要在高压区增加一个小功率的 DCDC 了，如图 2.5 所示。

高压侧输入电压采集

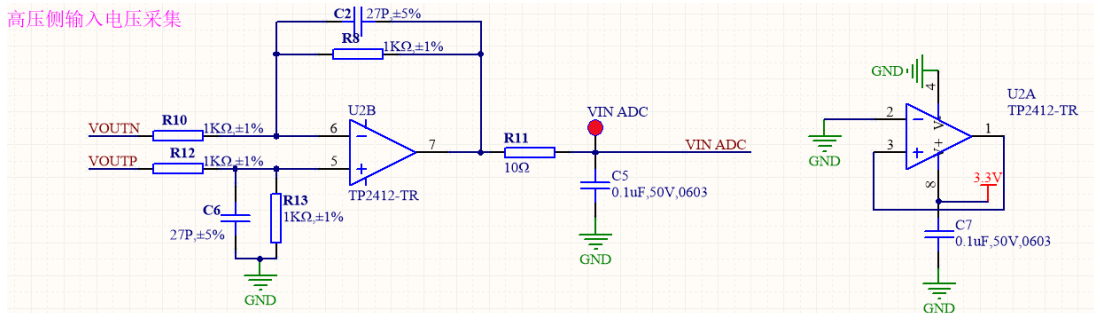


图 2.6 输入电压采样差分放大电路

差分放大电路，对上面的 VOUTP、VOUTN 进行处理，输出给主控 ADC 采样使用。差分方式，能尽量减少电路中的干扰，准确采集电压，如图 2.6 所示。这个电路同样适用于输出电压的采样处理。

2.5 输出电流采样

输出电流采样

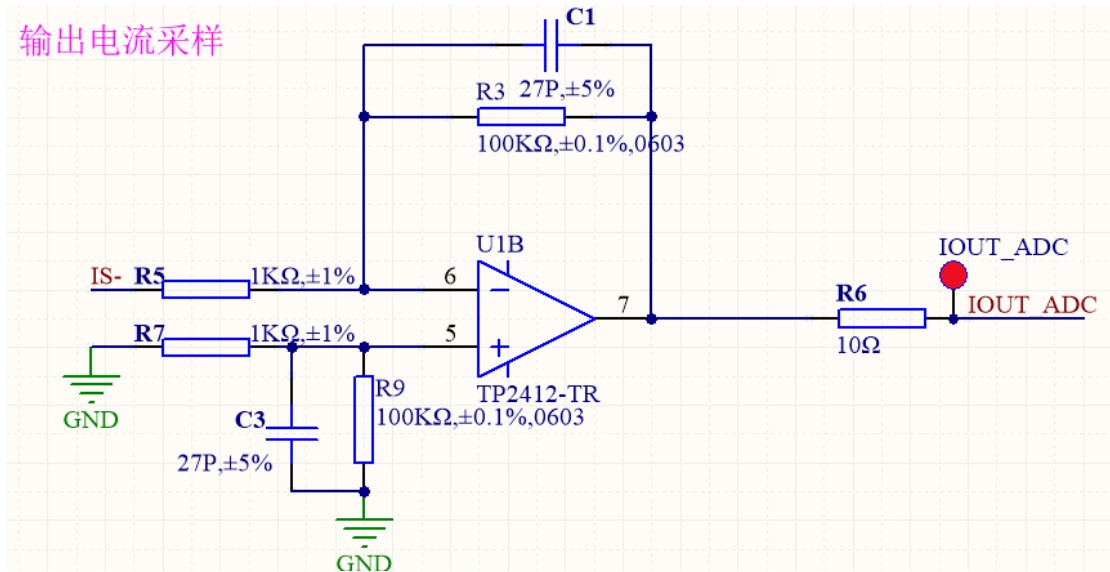


图 2.7 输出电流采样差分放大电路

输出电流采样处理也是使用差分放大电路，如图 2.7 所示，IS+、IS-是采样电阻的两端信号，差分放大输出给 MCU 的 ADC 采样，实时监控输出电流。

2.6 过流保护电路

输出过流硬件保护

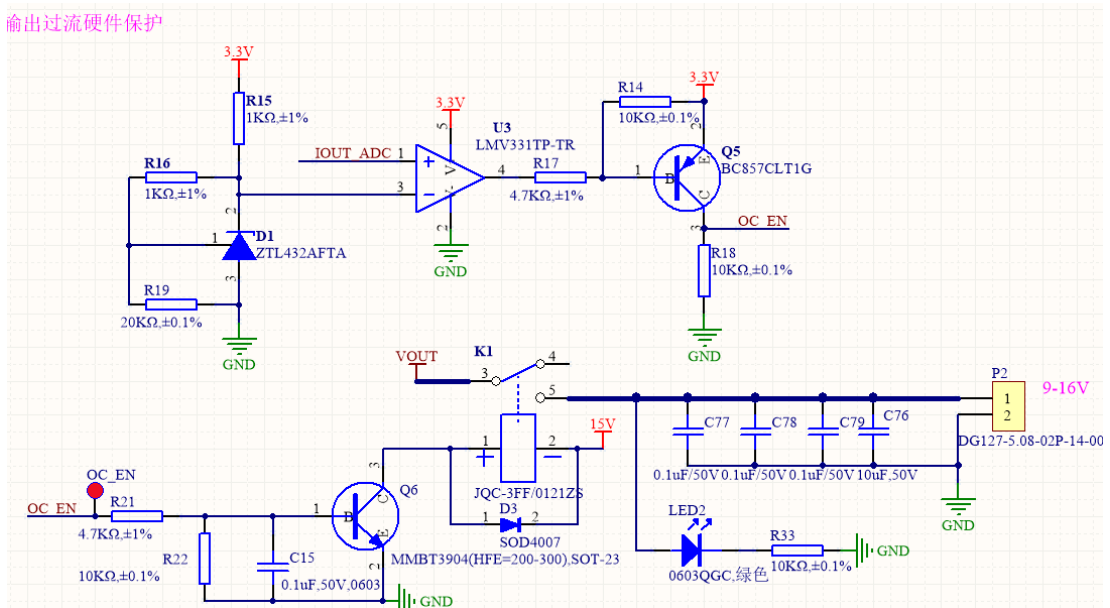


图 2.8 输出过流保护电路

运行过程中，需要有过流保护，电流采样输出信号与设定的电压值进行比较，利用滞回比较器电路，如图 2.8 所示，在过流瞬间即可输出变化电平到 MCU，产生中断，从而进行保护操作。

3. PSFB 以及控制模式

3.1 PSFB 拓扑简介

移相全桥 (PSFB) DC-DC 转换器经常被用于降低高 DC 总线电压或者为服务器电源、电池充电系统和可再生能源系统等大功率应用提供中间隔离。一个 PSFB 包含四个电子开关 (例如金属氧化物半导体场效应晶体管 (MOSFET) 或绝缘栅双极型晶体管 (IGBT)), 这些开关在隔离变压器上形成一个全桥, 而二极管整流器或 MOSFET 开关用于次级侧上的同步整流 (SR)。这个拓扑结构可使得所有开关器件伴随着 ZVS 进行切换, 从而实现具有更低开关损耗的高效转换器。在这个操作中, 通过根据负载情况来改变针对初级侧开关的死区时间, 可在整个负载范围内在全桥的一个桥臂实现用于开关的 ZVS, 而在全桥的另一个桥臂上针对开关实现零电压或低电压或者谷值切换。

可在诸如 VMC, 平均电流模式控制 (ACMC) 或 PCMC 的多种模式中控制一个 DC-DC 转换器系统。这里对 VMC 模式和 PCMC 模式进行简单介绍。

如图 3.1 显示了一个经简化的移相全桥电路。

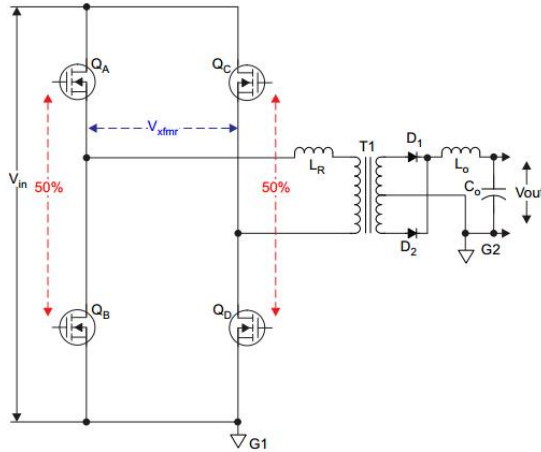


图 3.1 移相全桥电路

上述 PSFB 系统中 PWM 波形如图 3.2 所示。

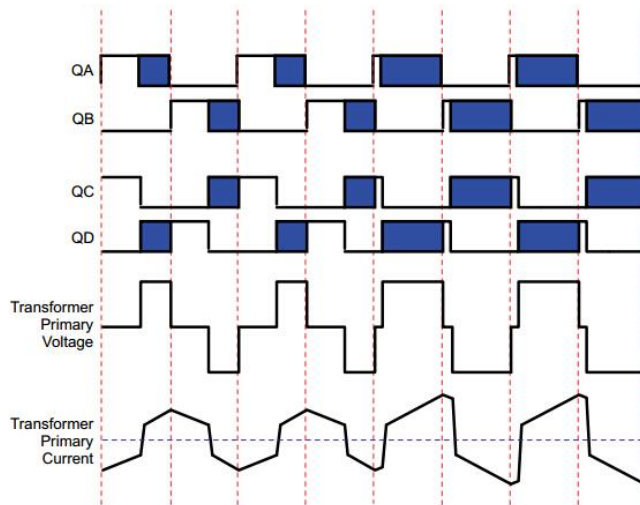


图 3.2 PSFB PWM 波形

3.2 控制模式

3.2.1 峰值电流模式控制 (PCMC)

执行针对 PSFB 系统的 PCMC 需要具有精密时序控制的复杂 PWM 波形生成。图 3.3 提供了一个 PCMC 实施的方框图表示法。变压器初级电流与峰值电流基准相比较，此峰值电流基准通过电压环计算得出。如图 3.4 所示，在每半个开关周期，当变压器初级电流达到要求的峰值基准值时，驱动开关 (Q2 和 Q3) 的 PWM 波形中的一个在电源传输阶段被立即‘复位’。同一桥臂内的驱动其它开关的 PWM 波形在一个可编程死区窗口后被‘置位’。如果要应用斜率补偿，则将此斜率补偿添加一个具有可编程负斜率的斜升到峰值基准电流信号中。一个桥臂内 PWM 的‘复位’和‘置位’操作会导致驱动两个桥臂的 PWM 信号间的相移。因此，对角开关之间的这个相移量以及重叠量取决于峰值基准电流的大小。峰值基准电流越高，对角开关间的重叠越长，从而使得更多的能量传输至次级。此控制器通过控制峰值电流基准值来控制这个能量传输，进而调节输出。因此，这个峰值基准电流是受控参数。

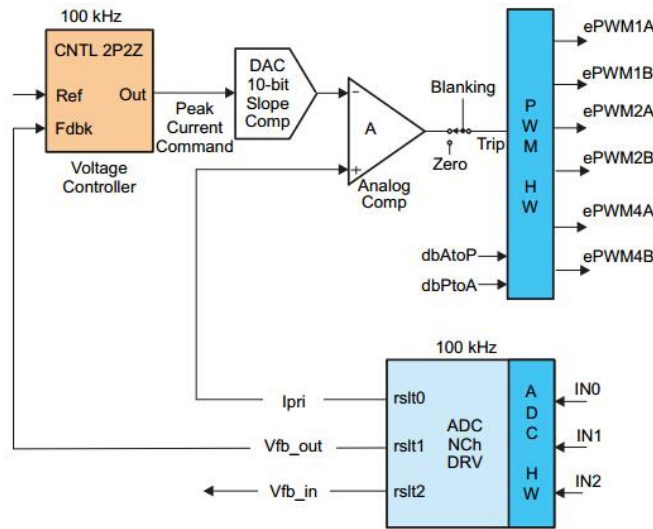


图 3.3 PCMC 方框图

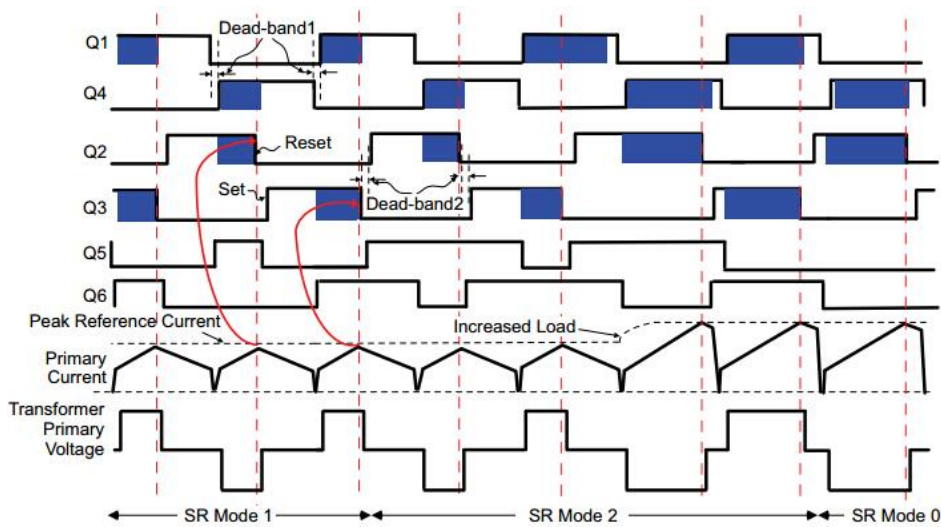


图 3.4 PCMC PWM 波形

3.2.2 电压模式控制 (VMC)

在 VMC 模式中，每个桥臂内的开关由具有固定（50%）占空比和频率的互补 PWM 信号驱动。如图 3.5 所示，对于驱动另外一个桥臂内开关的 PWM 信号，此控制器直接驱动和控制 PWM 信号的相移，这个相移控制对角位置开关的重叠量，在图 3.6 中进行了清晰显示。对角开关间的重叠越长，施加在变压器初级绕组上的输入电压持续时间越长，从而使得更多能量传输至次级。此控制器通过直接控制驱动两个桥臂的 PWM 信号间的相移来控制这个能量传输，从而调节输出。

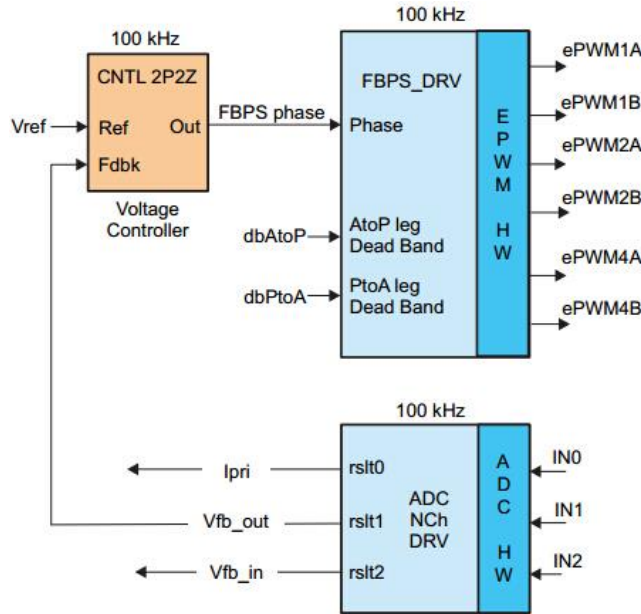


图 3.5 VMC 方框图

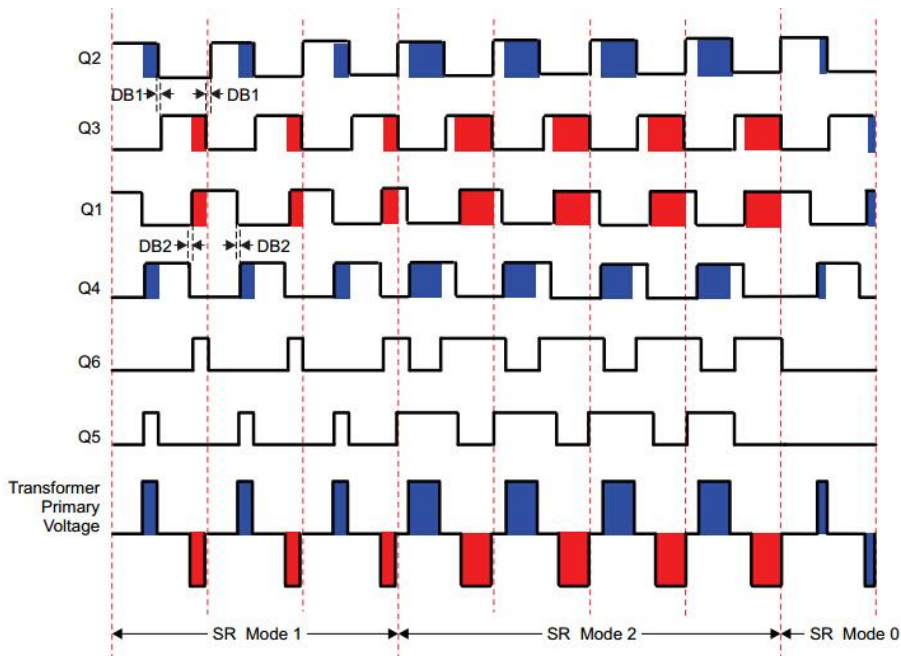


图 3.6 VMC 波形

4. 软件设计

4.1 VMC 模式软件设计

采用 S32K144 作为主控芯片，开发环境为 S32 Design Studio for ARM。具体软件控制流程如图 4.1 所示。其中图中的左侧流程图为主程序流程，右侧流程图为 ADC 中断程序流程。软件设计采用 100KH 定频 PWM 控制，死区时间 300ns，ADC 转换频率大约为 1M，HSRUN 模式下的主频为 112M。

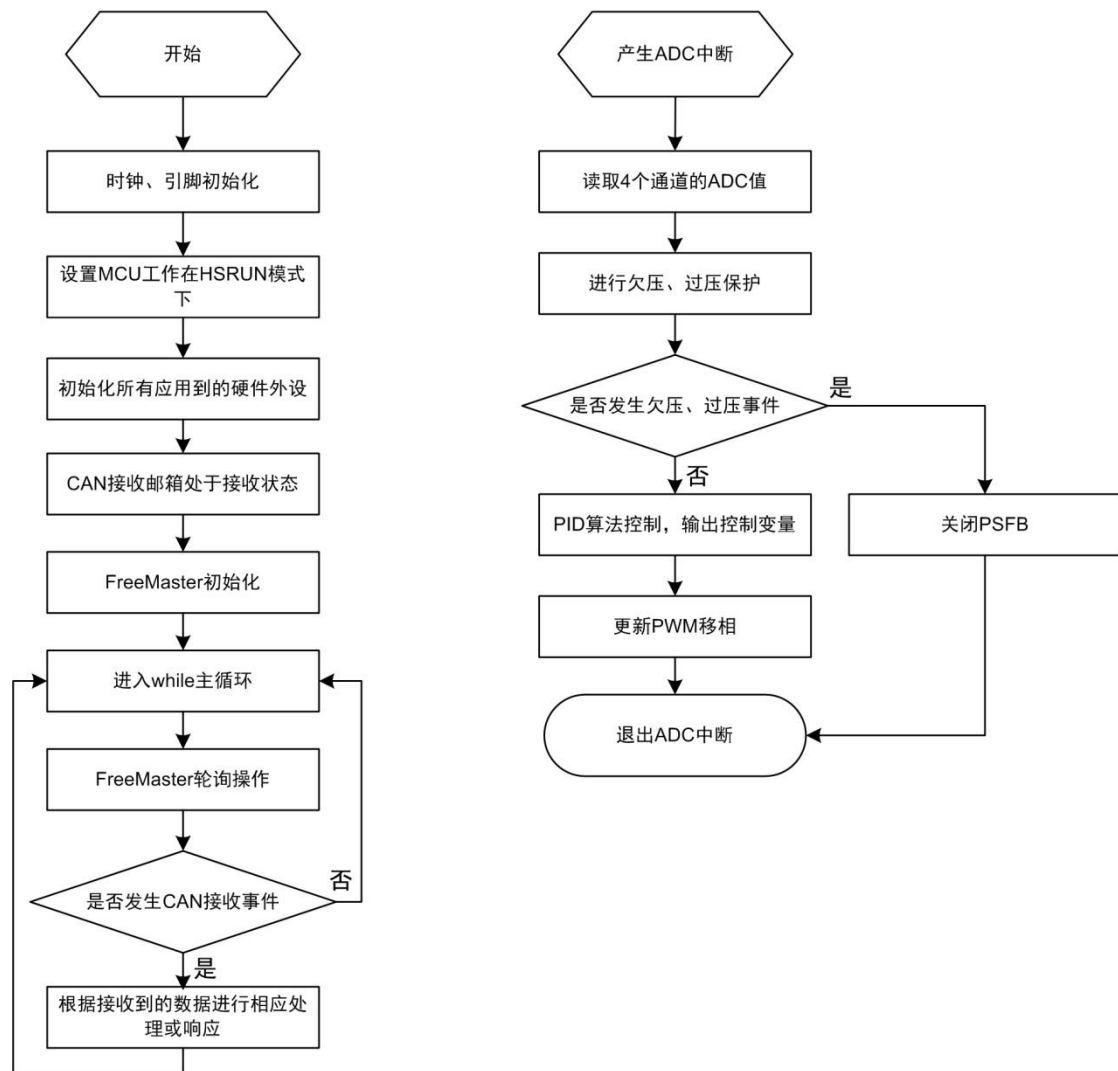


图 4.1 VMC 模式软件控制流程图

4.2 PCMC 模式软件设计

采用 S32K144 作为主控芯片，开发环境为 S32 Design Studio for ARM。具体软件控制流程如图 4.2 所示。其中图中的左侧流程图为主程序流程，右侧和下侧流程图分别为 ADC 中断程序流程和 CMP 中断。软件设计采用 100KH 定频 PWM 控制，死区时间 300ns，ADC 转换频率大约为 1M，HSRUN 模式下的主频为 112M。

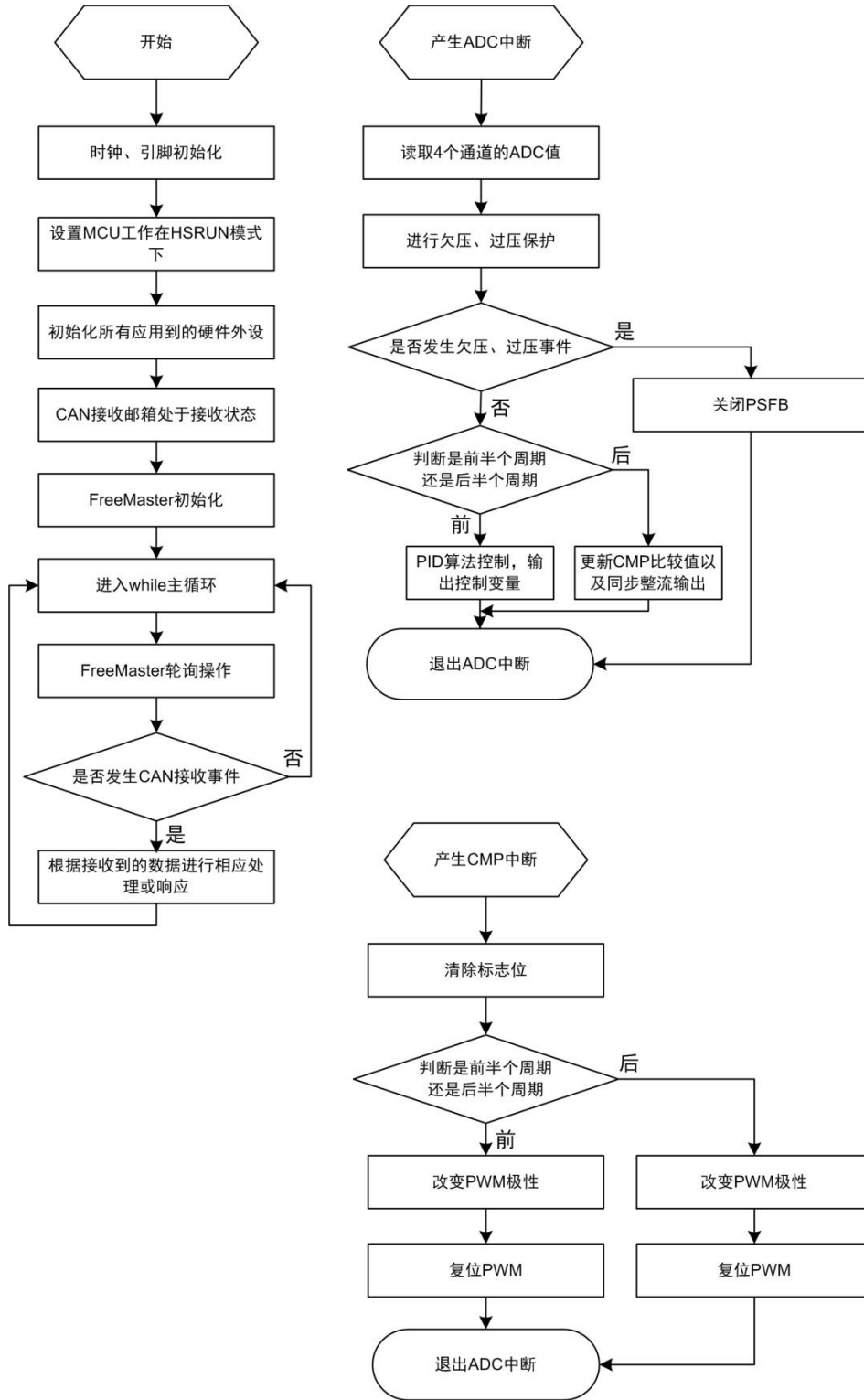


图 4.2 PCMC 模式软件控制流程图

5. 免责声明

本着为用户提供更好服务的原则，广州立功科技股份有限公司（下称“立功科技”）在本手册中将尽可能地向用户呈现详实、准确的产品信息。但鉴于本手册的内容具有一定的时效性，立功科技不能完全保证该文档在任何时段的时效性与适用性。立功科技有权在没有通知的情况下对本手册上的内容进行更新，恕不另行通知。为了得到最新版本的信息，请尊敬的用户定时访问立功科技官方网站或者与立功科技工作人员联系。感谢您的包容与支持！

专业 · 专注成就梦想

Dreams come true with professionalism and dedication.

广州立功科技股份有限公司

更多详情请访问

www.zlgmccu.com

欢迎拨打全国服务热线

400-888-2705

