

NCN5130

KNX 双绞线网络收发器

引言

NCN5130 是一款收发器 IC，适用于 KNX 双绞线网络 (KNX TP1-256)。它支持联接楼宇网络中的执行器、传感器、微控制器、开关或其他应用。

NCN5130 可以处理总线上数据的发送和接收。它由未调节的总线电压稳定电压产生以满足自己的电源需求，同时为微控制器等外部器件供电。

NCN5130 可确保安全耦合至总线并从总线去耦。断电时，总线监控向外部微控制器发出警告，以便可以实时存储关键数据。

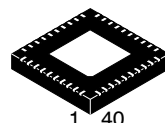
关键特性

- 9600 波特 KNX 通信速度
- 监控 KNX 总线电压和电流
- 支持的总线电流消耗最高可达 40 mA
- 高效 DC-DC 转换器
 - ◆ 3.3 V 固定
 - ◆ 1.2 V 至 21 V 可选
- 电源调节器控制与监控
- 线性 20 V 调节器
- 已发送的数据帧缓冲(支持扩展帧)
- 传送到主机控制器的可选 UART 或 SPI 接口
- 传送到主机控制器的可选 UART 和 SPI 波特率
- UART 上传送到主机的可选 CRC
- 带 MARKER 服务的可选接收帧结束
- 传送到主机的可选直接模拟信号
- 使用工业标准低成本 16 MHz 石英工作
- 为外部器件产生 8 或 16 MHz 时钟
- 自动确认(可选)
- 自动轮询(可选)
- 温度监控
- 扩展工作温度范围: -40°C 至 +105°C
- 这些器件无铅且符合 RoHS 标准



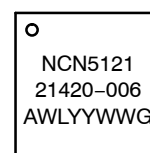
ON Semiconductor®

www.onsemi.cn



QFN40
MN SUFFIX
CASE 485AU

MARKING DIAGRAM



A = 装配地点
WL = 晶圆批次
YY = 年
WW = 工作周
G = 无铅封装

订购信息

请参阅本数据表第 57 页封装尺寸部分的详细订购和装运信息。



NCN5130

框图

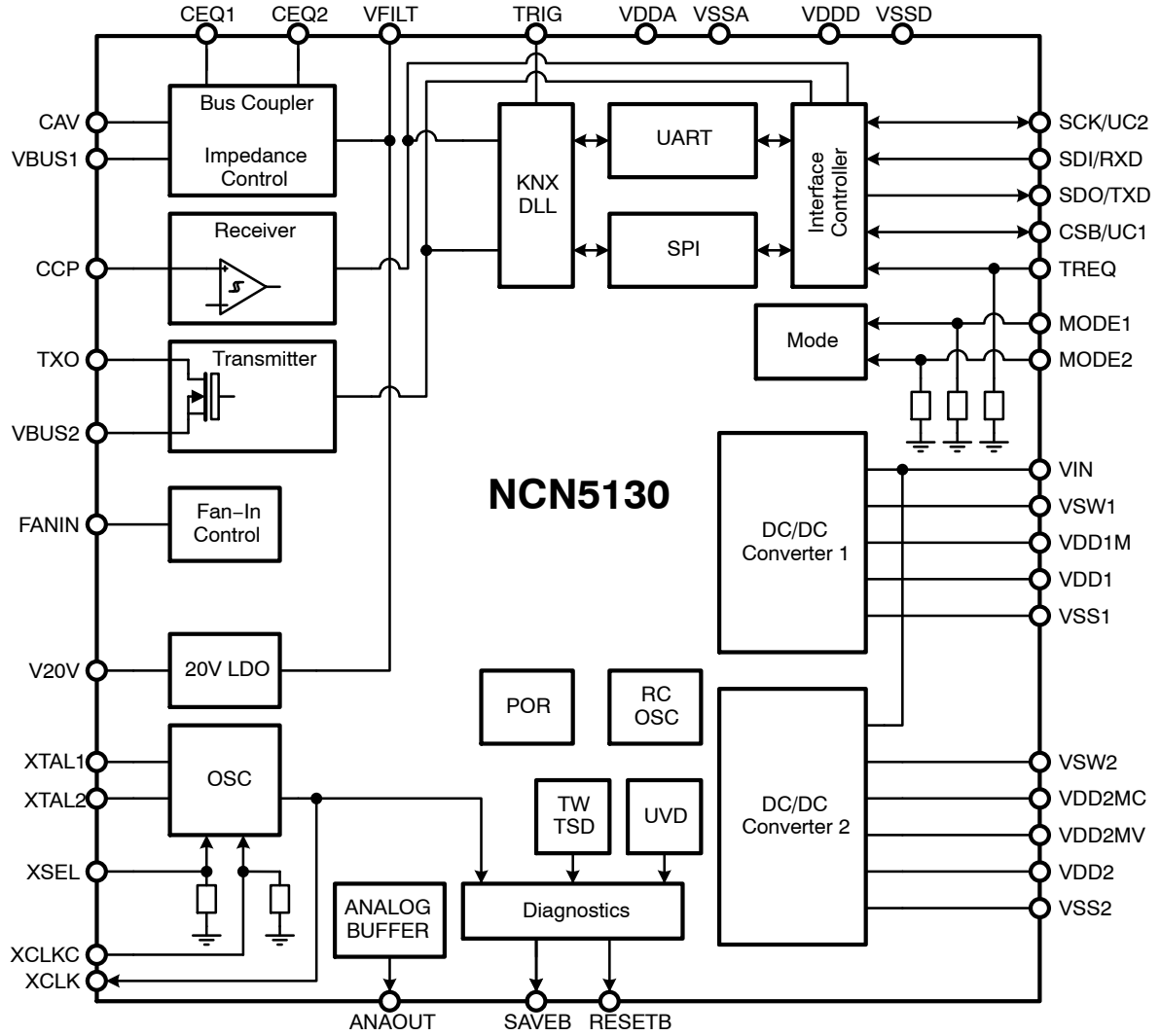


图 1. 框图 NCN5130

引脚排列

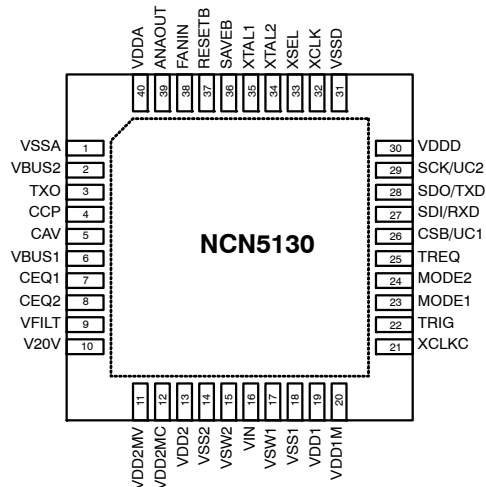


图 2. 引脚排列 NCN5130(顶视图)

NCN5130

引脚描述

表 1. 引脚列表和描述

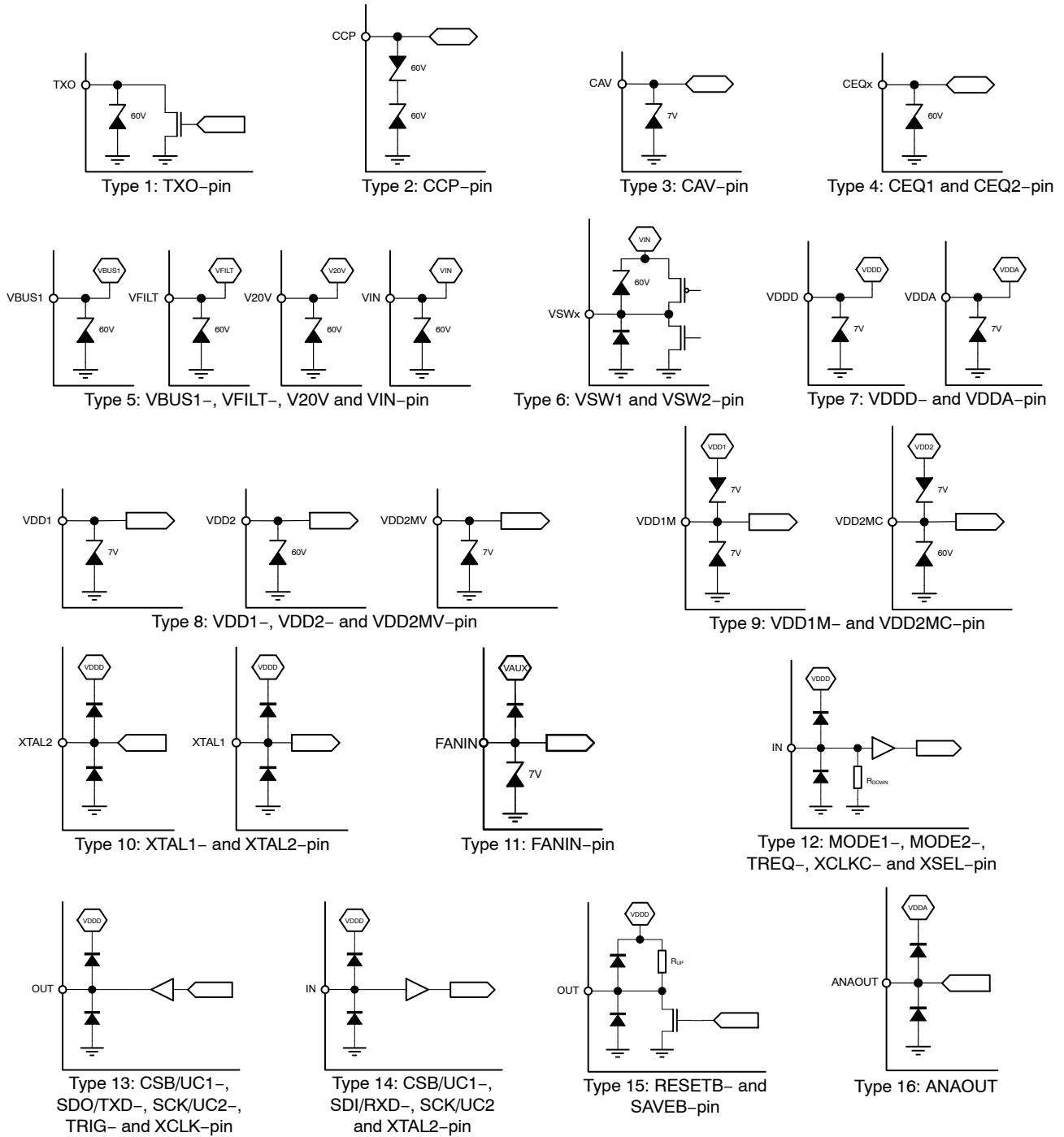
Name	Pin	Description	Type	Equivalent Schematic
VSSA	1	Analog Supply Voltage Ground	Supply	
VBUS2	2	Ground for KNX Transmitter	Supply	
TX0	3	KNX Transmitter Output	Analog Output	Type 1
CCP	4	AC coupling external capacitor connection	Analog I/O	Type 2
CAV	5	Capacitor connection to average bus DC voltage	Analog I/O	Type 3
VBUS1	6	KNX power supply input	Supply	Type 5
CEQ1	7	Capacitor connection 1 for defining equalization pulse	Analog I/O	Type 4
CEQ2	8	Capacitor connection 2 for defining equalization pulse	Analog I/O	Type 4
VFILT	9	Filtered bus voltage	Supply	Type 5
V20V	10	20V supply output	Supply	Type 5
VDD2MV	11	Voltage monitor of Voltage Regulator 2	Analog Input	Type 8
VDD2MC	12	Current monitor input 1 of Voltage Regulator 2	Analog Input	Type 9
VDD2	13	Current monitor input 2 of Voltage Regulator 2	Analog Input	Type 8
VSS2	14	Voltage Regulator 2 Ground	Supply	
VSW2	15	Switch output of Voltage Regulator 2	Analog Output	Type 6
VIN	16	Voltage Regulator 1 and 2 Power Supply Input	Supply	Type 5
VSW1	17	Switch output of Voltage Regulator 1	Analog Output	Type 6
VSS1	18	Voltage Regulator 1 Ground	Supply	
VDD1	19	Current Input 2 and Voltage Monitor Input of Voltage Regulator 1	Analog Input	Type 8
VDD1M	20	Current Monitor Input 1 of Voltage Monitor 1	Analog Input	Type 9
XLKLC	21	Clock Frequency Configure	Digital Input	Type 12
TRIG	22	Transmission Trigger Output	Digital Output	Type 13
MODE1	23	Mode Selection Input 1	Digital Input	Type 12
MODE2	24	Mode Selection Input 2	Digital Input	Type 12
TREQ	25	Transmit Request Input	Digital Input	Type 12
CSB/UC1	26	Chip Select Output (SPI) or Configuration Input (UART) or 20 V LDO Disable (Analog Mode)	Digital Output or Digital Input	Type 13 or 14
SDI/RXD	27	Serial Data Input (SPI) or Receive Input (UART)	Digital Input	Type 14
SDO/TXD	28	Serial Data Output (SPI) or Transmit Output (UART)	Digital Output	Type 13
SCK/UC2	29	Serial Clock Output (SPI) or Configuration Input (UART) or Voltage Regulator 2 Disable (Analog Mode)	Digital Output or Digital Input	Type 13 or 14
VDDD	30	Digital Supply Voltage Input	Supply	Type 7
VSSD	31	Digital Supply Voltage Ground	Supply	
XCLK	32	Oscillator Clock Output	Digital Output	Type 13
XSEL	33	Clock Selection (Quartz or Digital Clock)	Digital Input	Type 12
XTAL2	34	Clock Generator Output (Quartz) or Input (Digital Clock)	Analog Output or Digital Input	Type 10 or 14
XTAL1	35	Clock Generator Input (Quartz)	Analog Input	Type 10
SAVEB	36	Save Signal (open drain with pull-up)	Digital Output	Type 15
RESETB	37	Reset Signal (open drain with pull-up)	Digital Output	Type 15
FANIN	38	Fan-In Input	Analog Input	Type 11
ANAOOUT	39	Analog Signal Output	Analog Output	Type 16
VDDA	40	Analog Supply Voltage Input	Supply	Type 7

注意： CSB/UC1 和 SCK/UC2 的类型取决于 MODE1 - MODE2 引脚状态 XTAL1 和 XTAL2 引脚的类型取决于 XSEL 引脚状态。

NCN5130

等效原理图

下图显示了用户相关输入和输出的等效原理图。这些图表为所用电路的简化表示。



注意： CSB/UC1 和 SCK/UC2 的类型取决于 MODE1 - MODE2 引脚状态
 XTAL1 和 XTAL2 引脚的类型取决于 XSEL 引脚状态。

图 3. 输入和输出等效图

NCN5130

电气规格

表 2. 绝对最大额定值(注 1 和 2)

Symbol	Parameter	Min	Max	Unit
V _{TXO}	KNX Transmitter Output Voltage	-0.3	+45	V
I _{TXO}	KNX Transmitter Output Current (Note 3)	-	250	mA
V _{CCP}	Voltage on CCP-pin	-10.5	+14.5	V
V _{CAV}	Voltage on CAV-pin	-0.3	+3.6	V
V _{BUS1}	Voltage on VBUS1-pin	-0.3	+45	V
V _{ANAOUT}	Voltage on ANAOUT pin	-0.3	+3.6	V
I _{BUS1}	Current Consumption VBUS1-pin	0	120	mA
V _{CEQ}	Voltage on pins CEQ1 and CEQ2	-0.3	+45	V
V _{FILT}	Voltage on VFILT-pin	-0.3	+45	V
V _{20V}	Voltage on V20V-pin	-0.3	+25	V
V _{DD2MV}	Voltage on VDD2MV-pin	-0.3	+3.6	V
V _{DD2MC}	Voltage on VDD2MC-pin	-0.3	+45	V
V _{DD2}	Voltage on VDD2-pin	-0.3	+45	V
V _{SW}	Voltage on VSW1- and VSW2-pin	-0.3	+45	V
V _{IN}	Voltage on VIN-pin	-0.3	+45	V
V _{DD1}	Voltage on VDD1-pin	-0.3	+3.6	V
V _{DD1M}	Voltage on VDD1M-pin	-0.3	+3.6	V
V _{DIG}	Voltage on pins MODE1, MODE2, TREQ, CSB/UC1, SDI/TXD, SDO/RXD, SCK/UC2, XCLK, XSEL, SAVEB, RESETB, XCLKC, TRIG, and FANIN	-0.3	+3.6	V
V _{DD}	Voltage on VDDD- and VDDA-pin	-0.3	+3.6	V
V _{XTAL}	Voltage on XTAL1- and XTAL2-pin	-0.3	+3.6	V
T _{ST}	Storage temperature	-55	+150	°C
T _J	Junction Temperature (Note 4)	-40	+155	°C
V _{HBM}	Human Body Model electronic discharge immunity (Note 5)	-2	+2	kV

Stresses exceeding those listed in the Maximum Ratings table may damage the device. If any of these limits are exceeded, device functionality should not be assumed, damage may occur and reliability may be affected.

(参考译文)

如果电压超过最大额定值表中列出的值范围，器件可能会损坏。如果超过任何这些限值，将无法保证器件功能，可能会导致器件损坏，影响可靠性。

1. 常规：在电路中流动的电流定义为正电流。
2. VBUS2、VSS1、VSS2、VSSA 和 VSDD 构成了公共地。它们硬连接至 PCB 接地层。
3. 室温，发射器用 27 Ω 分流电阻，在整个温度范围内电流为 250 mA。
4. 在限制范围内的正常性能保证达到热警告级别。在热警告和热关断之间，功能暂时丧失或性能下降(干扰停止后不复存在)。
5. 符合 JEDEC JESD22-A114。

推荐工作条件

工作范围定义了功能操作限制和器件的参数特性。请注意，不保证芯片在这些工作范围之外的功能。长时间在推荐工作范围之外运行可能会影响器件的可靠性。

表 3. 工作范围

Symbol	Parameter	Min	Max	Unit
V _{BUS1}	VBUS1 Voltage (Note 6)	+20	+33	V
V _{DD}	Digital and Analog Supply Voltage (VDDD- and VDDA-pin)	+3.13	+3.47	V
V _{IN}	Input Voltage DC-DC Converter 1 and 2	(Note 7)	+33	V
V _{CCP}	Input Voltage at CCP-pin	-10.5	+14.5	V
V _{CAV}	Input Voltage at CAV-pin	0	+3.3	V
V _{DD1}	Input Voltage on VDD1-pin	+3.13	+3.47	V
V _{DD1M}	Input Voltage on VDD1M-pin	+3.13	+3.57	V
V _{DD2}	Input Voltage on VDD2-pin	+1.2	+21	V
V _{DD2MC}	Input Voltage on VDD2MC-pin	+1.2	+21.1	V
V _{DD2MV}	Input Voltage on VDD2MV-pin	+1.2	VDD	V
V _{DIG}	Input Voltage on pins MODE1, MODE2, TREQ, CSB/UC1, SDI/RXD, SCK/UC2, XCLKC, and XSEL	0	VDD	V
V _{FANIN}	Input Voltage on FANIN-pin	0	3.6	V
f _{clk}	Clock Frequency External Quartz	16		MHz
T _A	Ambient Temperature	-40	+105	°C
T _J	Junction Temperature (Note 8)	-40	+125	°C

Functional operation above the stresses listed in the Recommended Operating Ranges is not implied. Extended exposure to stresses beyond the Recommended Operating Ranges limits may affect device reliability.

(参考译文)

高于推荐工作范围表格中所列电压时，不保证能够正常运行。长时间在推荐工作范围表格中规定范围以外的电压下运行，可能会影响器件的可靠性。

6. 电压指直流值。使用均衡脉冲时，总线电压必须介于 11 V 和 45 V 之间。
7. V_{IN} 引脚上的最小工作电压至少应为 1 V，大于 V_{DD1} 和 V_{DD2} 的最高值。
8. 更高的结温可能会导致使用寿命缩短。

NCN5130

表 4. 直流参数除非另有规定 否则直流参数适用于在建议工作条件下运行的器件。常规：在电路中流动的电流定义为正电流。

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit
电源							
V _{BUS1}	VBUS1	Bus DC voltage	Excluding active and equalization pulse	20	-	33	V
I _{BUS1_Int}		Bus Current Consumption	VBUS = 30 V, IBUS = 10 mA, DC2, V20V disabled, no crystal or clock	-	2.00	2.70	mA
				-	3.50	4.40	
V _{BUSH}		Undervoltage release level	V _{BUS1} rising, see Figure 5	17.1	18.0	18.9	V
V _{BUSL}		Undervoltage trigger level	V _{BUS1} falling, see Figure 5	15.9	16.8	17.7	V
V _{BUS_Hyst}	Undervoltage hysteresis		0.6	-	-	V	
V _{DDD}	VDDD	Digital Power Supply		3.13	3.3	3.47	V
V _{DDA}	VDDA	Analog Power Supply		3.13	3.3	3.47	V
V _{AUX}		Auxiliary Supply	Internal supply, for info only	2.8	3.3	3.6	V

KNX 总线耦合器

ΔI _{coupler} /Δt	VBUS1	Bus Coupler Current Slope Limitation	FANIN floating, V _{FILT} > V _{FILTH}	-	0.40	0.50	A/s
			FANIN = GND, V _{FILT} > V _{FILTH}	-	0.80	1.00	
			Resistor R6 = 10k, V _{FILT} > V _{FILTH}	-	1.51	1.95	
			Resistor R6 = 13.3k, V _{FILT} > V _{FILTH}	-	1.17	1.47	
			Resistor R6 = 20k, V _{FILT} > V _{FILTH}	-	0.78	0.98	
			Resistor R6 = 42.2k, V _{FILT} > V _{FILTH}	-	0.37	0.48	
			Resistor R6 = 93.1k, V _{FILT} > V _{FILTH}	-	0.17	0.23	
I _{coupler_lim, startup}	VBUS1	Bus Coupler Startup Current Limitation	FANIN floating, V _{FILT} > V _{FILTH}	20.0	25.0	30.0	mA
			FANIN = GND, V _{FILT} > V _{FILTH}	40.0	50.0	60.0	
			Resistor R6 = 10k, V _{FILT} > V _{FILTH}	45.0	72.2	114.0	
			Resistor R6 = 13.3k, V _{FILT} > V _{FILTH}	45.0	70.7	86.0	
			Resistor R6 = 20k, V _{FILT} > V _{FILTH}	40.0	48.5	57.5	
			Resistor R6 = 42.2k, V _{FILT} > V _{FILTH}	19.5	23.4	27.8	
			Resistor R6 = 93.1k, V _{FILT} > V _{FILTH}	9.4	11.3	13.1	
I _{coupler_lim}	VBUS1	Bus Coupler Current Limitation	FANIN floating, V _{FILT} > V _{FILTH}	10.6	11.4	12	mA
			FANIN = GND, V _{FILT} > V _{FILTH}	20.5	22.3	24	
			Resistor R6 = 10k, V _{FILT} > V _{FILTH}	39.6	43.9	47.0	
			Resistor R6 = 13.3k, V _{FILT} > V _{FILTH}	30.0	33.0	35.2	
			Resistor R6 = 20k, V _{FILT} > V _{FILTH}	20.3	22.1	23.6	
			Resistor R6 = 42.2k, V _{FILT} > V _{FILTH}	9.4	10.7	11.9	
			Resistor R6 = 93.1k, V _{FILT} > V _{FILTH}	4.2	5.1	6.0	
V _{coupler_drop}	VBUS1, VFILT	Coupler Voltage Drop (V _{coupler_drop} = V _{BUS1} - V _{FILT})	I _{BUS1} = 10 mA	-	1.72	2.32	V
			I _{BUS1} = 20 mA	-	2.34	2.80	
			I _{BUS1} = 30 mA	-	2.94	3.40	
			I _{BUS1} = 40 mA	-	3.57	4.25	
V _{FILTH}	VFILT	Undervoltage release level	V _{FILT} rising, see Figure 6	10.1	10.6	11.2	V
V _{FILT}		Undervoltage trigger level	V _{FILT} falling, see Figure 6	8.4	8.9	9.4	V

NCN5130

表 4. 直流参数除非另有规定 否则直流参数适用于在建议工作条件下运行的器件。常规：在电路中流动的电流定义为正电流。

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit	
固定 DC-DC 转换器								
V _{IN}	VIN	Input Voltage		4.47	-	33	V	
V _{DD1}	VDD1	Output Voltage		3.13	3.3	3.47	V	
V _{DD1_rip}		Output Voltage Ripple	V _{IN} = 25 V, I _{DD1} = 40 mA, L ₁ = 220 μH	-	40	-	mV	
I _{DD1_lim}		Overcurrent Threshold	R ₂ = 1 Ω, see Figure 13	-100		-200	mA	
η _{VDD1}		Power Efficiency (DC Converter Only)	V _{in} = 25 V, I _{DD1} = 35 mA, L ₁ = 220 μH (1.26 Ω ESR), see Figure 12	-	90	-	%	
R _{DS(on)_p1}		R _{DS(on)} of power switch	See Figure 18	-	-	8	Ω	
R _{DS(on)_n1}		R _{DS(on)} of flyback switch	See Figure 18	-	-	4	Ω	
V _{DD1M}		VDD1M	Input voltage VDD1M-pin		-	-	3.57	V
可调 DC-DC 转换器								
V _{IN}	VIN	Input Voltage		V _{DD2+1}	-	33	V	
V _{DD2}	VDD2	Output Voltage	V _{IN} ≥ V _{DD2}	1.2	-	21	V	
V _{DD2H}		Undervoltage release level	V _{DD2} rising, see Figure 6	-	0.9xV _{DD2}	-	V	
V _{DD2L}		Undervoltage trigger level	V _{DD2} falling, see Figure 6	-	0.8xV _{DD2}	-	V	
V _{DD2_rip}		Output Voltage Ripple	V _{IN} = 25 V, V _{DD2} = 3.3 V, I _{DD2} = 40 mA, L ₂ = 220 μH	-	40	-	mV	
I _{DD2_lim}		Overcurrent Threshold	R ₃ = 1 Ω, see Figure 13	-100	-	-250	mA	
η _{VDD2}		Power Efficiency (DC Converter Only)	V _{in} = 25 V, V _{DD2} = 3.3 V, I _{DD2} = 35 mA, L ₂ = 220 μH (1.26 Ω ESR), see Figure 13	-	90	-	%	
R _{DS(on)_p2}		R _{DS(on)} of power switch	See Figure 18	-	-	8	Ω	
R _{DS(on)_n2}		R _{DS(on)} of flyback switch	See Figure 18	-	-	4	Ω	
V _{DD2M}		VDD2MC	Input voltage VDD2MC-pin		-	-	21.1	V
R _{VDD2M}		VDD2MV	Input Resistance VDD2MV-pin		1	-	-	MΩ
I _{leak,vsw2}		Half-bridge leakage		-	-	20	μA	
V20V 调节器								
V _{20V}	V20V	V20V Output Voltage	I _{20V} < I _{20V_lim} , V _{FILT} ≥ 21 V	18	20	22	V	
ΔI _{20V_STEP}		V20V Output Current Limitation Step	R ₆ > 250 kΩ	-	1.04	-	mA	
			10 kΩ < R ₆ < 93.1 kΩ	-	50.8/R ₆	-	A	
			R ₆ < 2 kΩ	-	2.29	-	mA	
I _{20V_lim}		V20V Output Current Limitation (for V20VCLIMIT[2:0] = 100)	R ₆ > 250 kΩ	4.34	5.68	8.00	mA	
			10 kΩ < R ₆ < 93.1 kΩ	132.0/R ₆	273.4/R ₆	392.0/R ₆	A	
			R ₆ < 2 kΩ	9.52	12.37	16.00	mA	
V _{20VH}		V20V Undervoltage release level	V _{20V} rising, see Figure 7	14.2	15.0	15.8	V	
V _{20VL}		V20V Undervoltage trigger level	V _{20V} falling, see Figure 7	13.2	14.0	14.8	V	
V _{20V_hyst}		V20V Undervoltage hysteresis	V _{20V_hyst} = V _{20VH} - V _{20VL}	-	1.0	-	V	
XTAL 振荡器								
V _{XTAL}	XTAL1, XTAL2	Voltage on XTAL-pin		-	-	V _{DD}	V	
扇入控制								
I _{pu,fanin}	FANIN	Pull-Up Current FANIN-pin	FANIN shorted to GND, Pull-up connected to V _{AUX}	10	20	40	μA	

NCN5130

表 4. 直流参数除非另有规定 否则直流参数适用于在建议工作条件下运行的器件。常规：在电路中流动的电流定义为正电流。

Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit
数字输入							
V _{IL}	SCK/UC2, SDI/RXD, CSB/UC1, TREQ, MODE1, MODE2, XSEL, XCLKC, XTAL2	Logic Low Threshold		0	-	0.7	V
V _{IH}		Logic High Threshold		2.65	-	V _{DD}	V
R _{DOWN}		Internal Pull-Down Resistor	SCK/UC2-, SDI/RXD- and CSB/UC1 pin excluded. Only valid in Normal State.	5	10	28	kΩ

数字输出

V _{OL}	SCK/UC2, SDO/TXD, CSB/UC1, XCLK,TRIG	Logic low output level		0	-	0.4	V
V _{OH}		Logic high output level		V _{DD} - 0.45	-	V _{DD}	V
I _L	SCK/UC2, XCLK,TRIG	Load Current		-	-	8	mA
	SDO/TXD, CSB/UC1			-	-	4	mA
V _{OL}	SAVEB, RESETB	Logic low level open drain	I _{OL} = 4 mA	-	-	0.4	V
R _{up}		Internal Pull-up Resistor		20	40	80	kΩ

模拟输出

PV _{BUS}	ANAOUT	Analog output division ratio for V _{BUS}		0.067	0.071	0.075	
PV _{FILT}		Analog output division ratio for V _{FILT}		0.071	0.075	0.079	
PV _{20V}		Analog output division ratio for V _{20V}		0.086	0.091	0.096	
PV _{DDA}		Analog output division ratio for V _{DDA}		0.438	0.462	0.485	
PV _{DD2}		Analog output division ratio for V _{DD2MV}		0.950	1.000	1.050	
PI _{BUS}		Analog output conversion ratio for I _{BUS}		14.0	20.9	28.8	V/A
PT _J		Analog output conversion ratio for T _{junction}		-	-4	-	mV/K
VT _{JOFF}		Analog output offset for T _{junction} at 300K		-	1.309	-	V
V _{OFF}		Analog output offset voltage		-12	-	12	mV
t _{SW,ANA}		Time between writing Analog Control Register 1 and stable ANAOUT voltage (<1 nF capacitive load)		-	33	-	μs

温度监控器

T _{TW}		Thermal Warning	Rising temperature (See Figure 8)	105	115	125	°C
T _{TSD}		Thermal shutdown	Rising temperature (See Figure 8)	130	140	150	°C
T _{Hyst}		Thermal Hysteresis	See Figure 8	5	11	15	°C
ΔT		Delta T _{TSD} and T _{TW}	See Figure 8	-	21.7	-	°C

封装热阻值

R _{θ,ja}		Thermal Resistance Junction-to-Ambient	Simulated Conform JEDEC JESD-51, (2S2P)	-	30	-	K/W
			Simulated Conform JEDEC JESD-51, (1S0P)	-	60	-	K/W
R _{θ,jp}		Thermal Resistance Junction-to-Exposed Pad		-	0.95	-	K/W

NCN5130

表 5. 交流参数除非另有规定 否则交流参数适用于在建议工作条件下运行的器件。

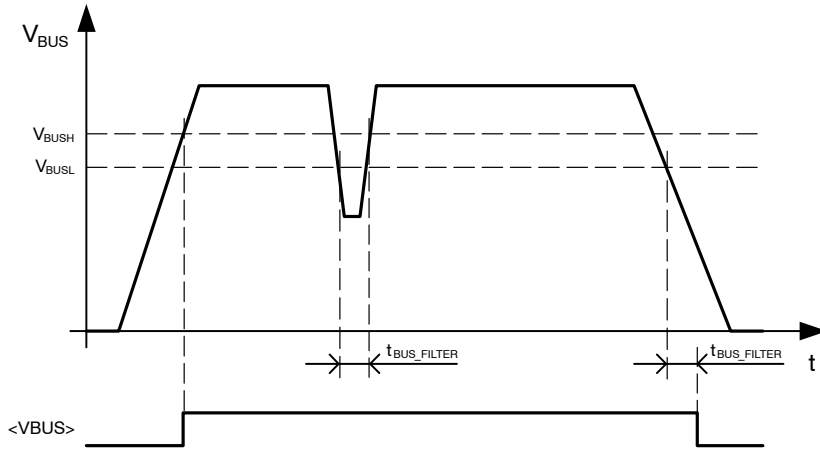
Symbol	Pin(s)	Parameter	Remark/Test Conditions	Min	Typ	Max	Unit	
电源								
t _{BUS_FILTER}	VBUS1	VBUS1 filter time	See Figure 4	-	2	-	ms	
固定 DC-DC 转换器								
t _{VSW1_rise}	VSW1	Rising slope at VSW1-pin		-	0.45	-	V/ns	
t _{VSW1_fall}		Falling slope at VSW1-pin		-	0.6	-	V/ns	
可调 DC-DC 转换器								
t _{VSW2_rise}	VSW2	Rising slope at VSW2-pin		-	0.45	-	V/ns	
t _{VSW2_fall}		Falling slope at VSW2-pin		-	0.6	-	V/ns	
XTAL 振荡器								
f _{XTAL}	XTAL1, XTAL2	XTAL Oscillator Frequency		-	16	-	MHz	
看门狗								
t _{WDPR}		Prohibited Watchdog Acknowledge Delay	See Watchdog, p101	2	-	33	ms	
t _{WDTO}		Watchdog Timeout Interval	Selectable over UART or SPI	33	-	524	ms	
t _{WDTO_acc}		Watchdog Timeout Interval Accuracy		=Xtal accuracy				
t _{WDRD}		Watchdog Reset Delay			0		ns	
t _{RESET}		Reset Duration			8		μs	
主串行外设接口 (主 SPI)								
t _{sck}	SCK	SPI Clock period	SPI Baudrate depending on configuration input bits (see Interface Mode, p26). Tolerance is equal to Xtal oscillator tolerance. See also Figure 10	-	2	-	μs	
				-	8	-	μs	
t _{SCK_HIGH}	SPI Clock high time	-		t _{SCK} / 2	-			
t _{SCK_LOW}	SPI Clock low time	-		t _{SCK} / 2	-			
t _{SDI_SET}	SDI	SPI Data Input setup time		125	-	-	ns	
t _{SDI_HOLD}		SPI Data Input hold time		125	-	-	ns	
t _{SDO_VALID}	SDO	SPI Data Output valid time		C _L = 20 pF, See Figure 10	-	-	100	ns
t _{CS_HIGH}	CSB	SPI Chip Select high time		See Figure 10	0.5 x t _{SCK}	-	-	
t _{CS_SET}		SPI Chip Select setup time			0.5 x t _{SCK}	-	-	
t _{CS_HOLD}		SPI Chip Select hold time			0.5 x t _{SCK}	-	-	
t _{TREQ_LOW}	TREQ	TREQ low time	See Figure 11	125	-	-	ns	
t _{TREQ_HIGH}		TREQ high time		125	-	-	ns	
t _{TREQ_SET}		TREQ setup time		125	-	-	ns	
t _{TREQ_HOLD}		TREQ hold time		125	-	-	ns	
通用异步接收器/发射器 (UART)								
f _{UART}	TXD, RXD	UART Interface Baudrate	Baudrate depending on configuration input pins (see Interface Mode, p26). Tolerance is equal to tolerance of Xtal oscillator tolerance.	-	19200	-	Baud	
				-	38400	-	Baud	

Product parametric performance is indicated in the Electrical Characteristics for the listed test conditions, unless otherwise noted. Product performance may not be indicated by the Electrical Characteristics if operated under different conditions.

(参考译文)

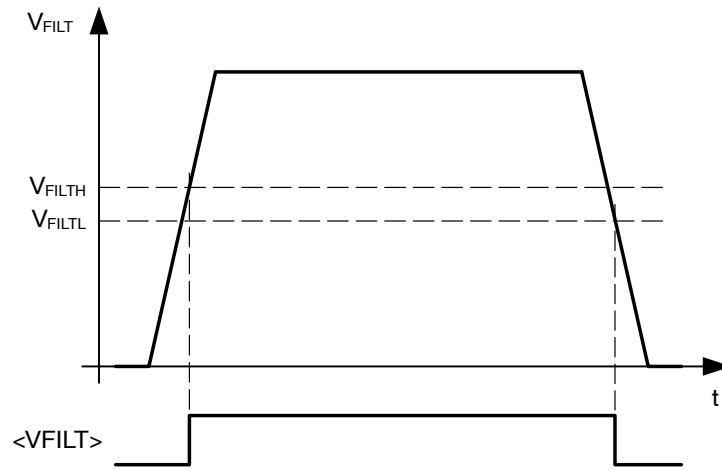
除非另有说明, “电气特性”表格中列出的是所列测试条件下的产品性能参数。如果在不同条件下运行, 产品性能可能与“电气特性”表格中所列性能参数不一致。

NCN5130



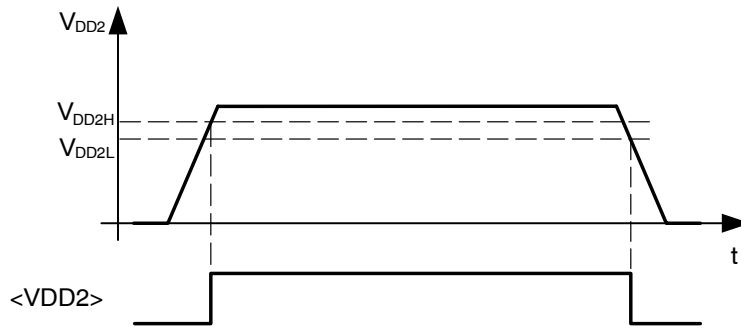
备注： $\langle VBUS \rangle$ 是一个可使用内部状态服务验证的内部信号

图 4. 总线电压欠压阈值



备注： $\langle VFILT \rangle$ 是一个可使用内部状态服务验证的内部信号

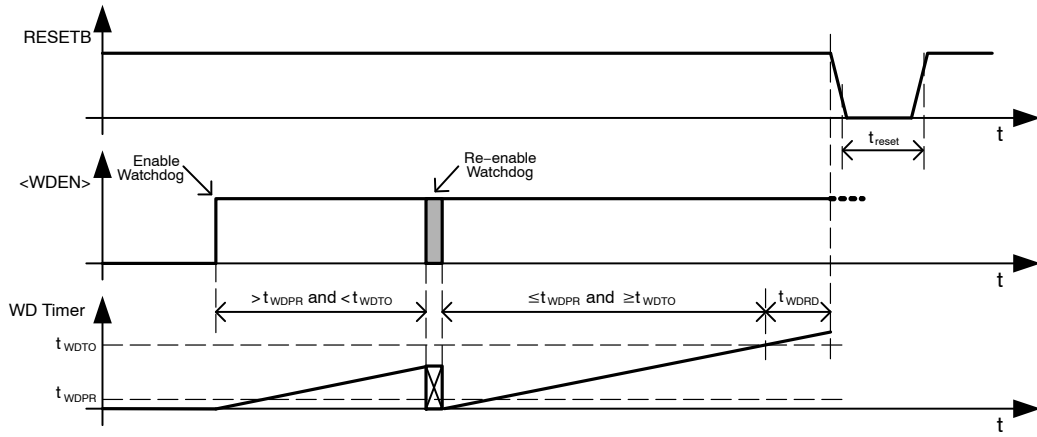
图 5. VFILT 欠压阈值



备注： $\langle VDD2 \rangle$ 是一个可使用内部状态服务验证的内部信号

图 6. VDD2 欠压阈值

NCN5130



备注：
 - WD 定时器为内部定时器
 - $t_{WDTO} = \langle WDT[3: 0] \rangle$
 - $\langle WDEN \rangle$ 和 $\langle WDT[3: 0] \rangle$ 为看门狗寄存器位

图 9. 看门狗时序图

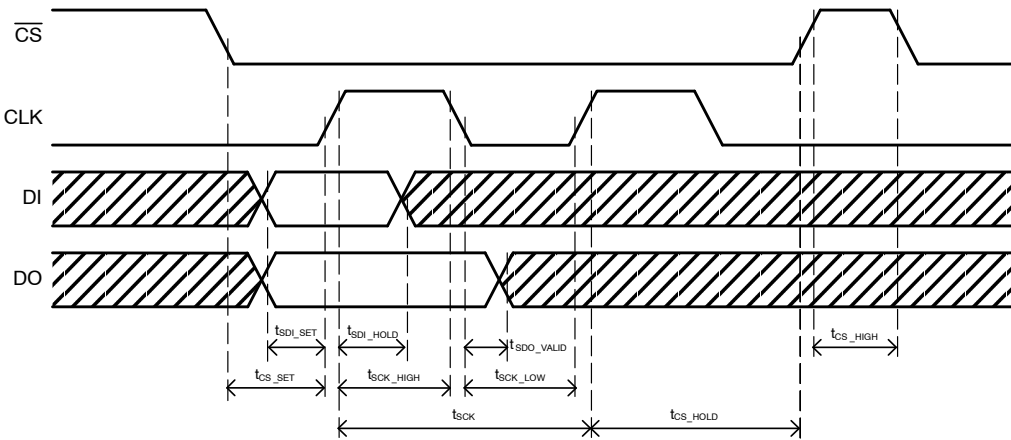


图 10. SPI 总线时序图

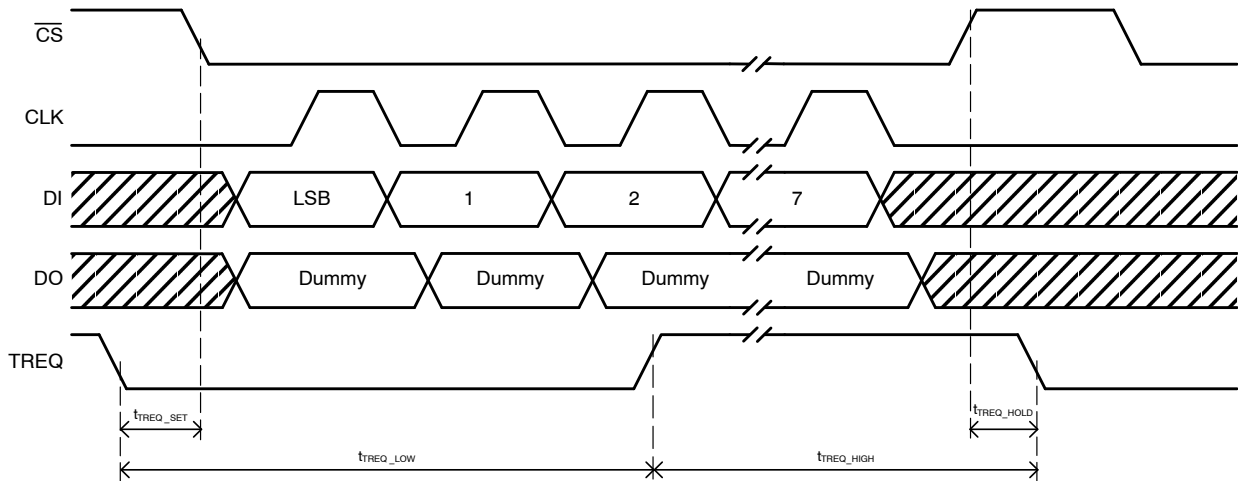


图 11. TREQ 时序图

NCN5130

典型应用原理图

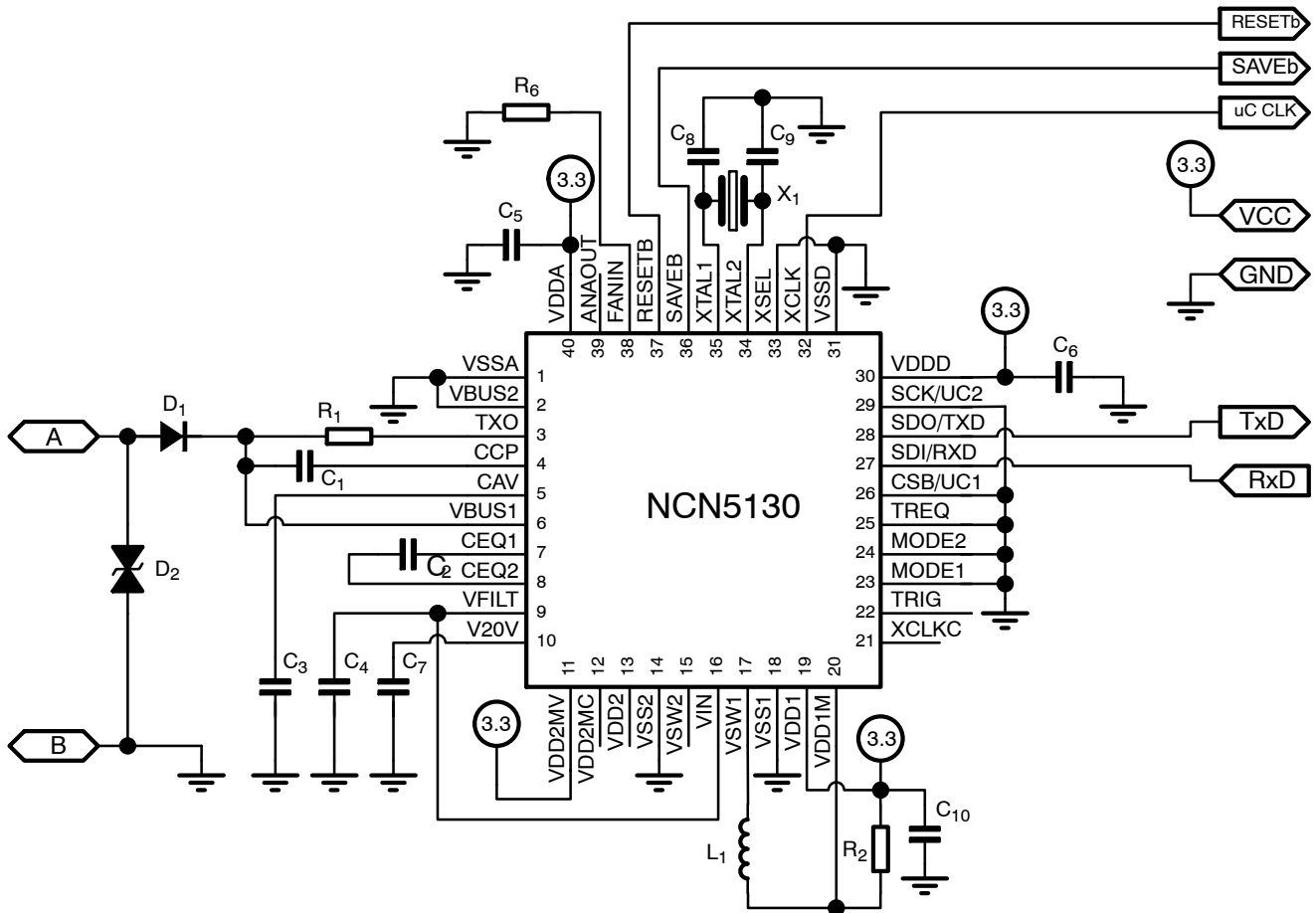


图 12. 典型应用原理图，9 位 UART 模式 (19200 bps)，单电源，外部 FANIN 配置和 8 MHz 微控制器时钟信号

NCN5130

典型应用原理图

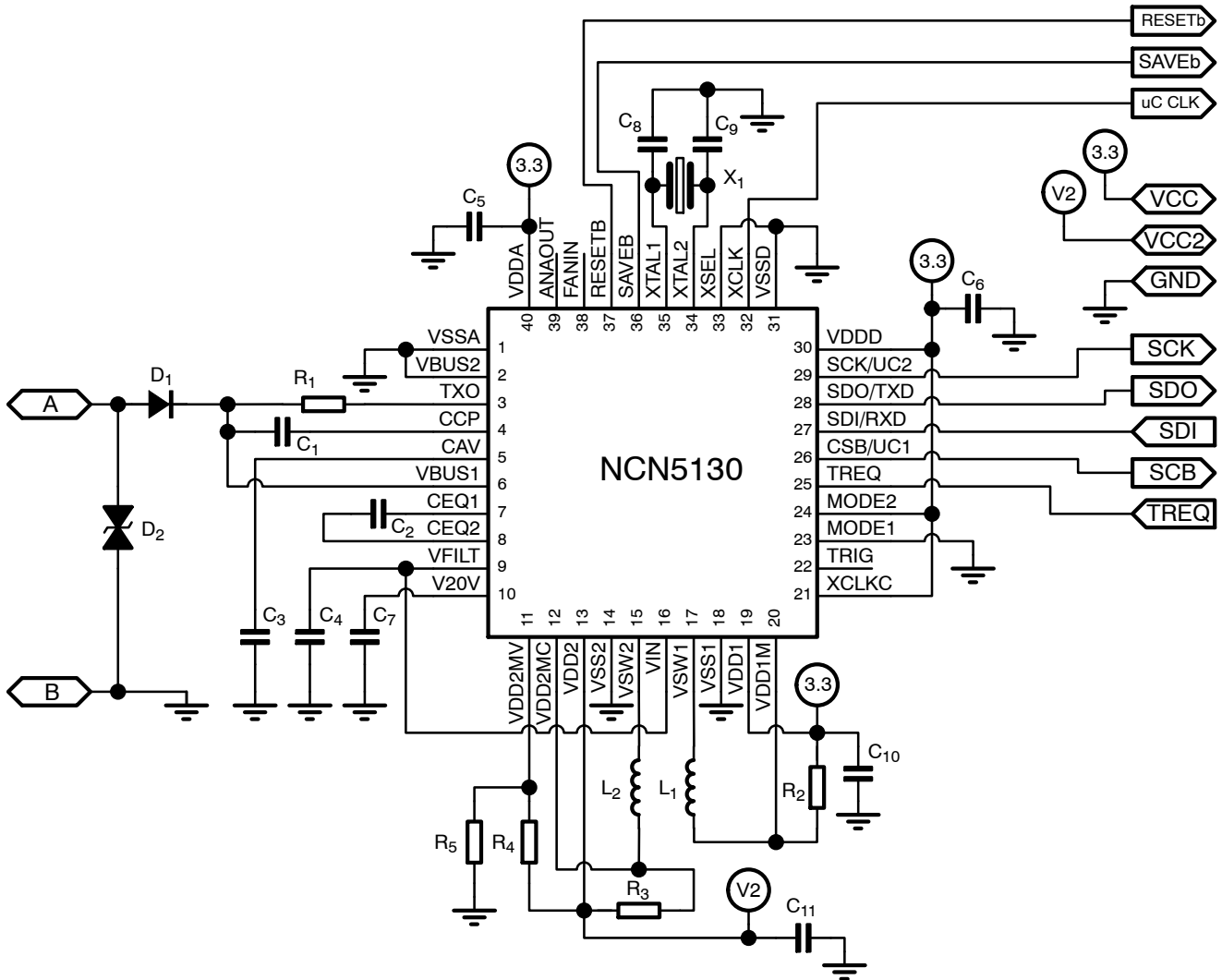


图 13. 典型应用原理图，SPI (500 kbps)，双电源，10 mA 总线限流和 0.5 mA/ms 总线电流斜率，16 MHz 微控制器时钟

表 6. 外部元件列表和描述

Comp.	Function	Min	Typ	Max	Unit	Remarks	Notes
C ₁	AC coupling capacitor	42.3	47	51.7	nF	50 V, Ceramic	9
C ₂	Equalization capacitor	198	220	242	nF	50 V, Ceramic	9
C ₃	Capacitor to average bus DC voltage	80	100	120	nF	50 V, Ceramic	9
C ₄	Storage and filter capacitor VFILT	12.5	100	4000	μF	35 V	9, 47
C ₅	VDDA HF rejection capacitor	80	100	-	nF	6.3 V, Ceramic	
C ₆	VDDD HF rejection capacitor	80	100	-	nF	6.3 V, Ceramic	
C ₇	Load Capacitor V20V	-	1	-	μF	35 V, Ceramic, ESR < 2 Ω	14, 15, 17
C ₈ , C ₉	Parallel capacitor X-tal	8	10	12	pF	6.3 V, Ceramic	10
C ₁₀	Load capacitor VDD1	8	10	-	μF	6.3 V, Ceramic, ESR < 0.1 Ω	
C ₁₁	Load capacitor VDD2	8	10	-	μF	Ceramic, ESR < 0.1 Ω	11
R ₁	Shunt resistor for transmitting	24.3	27	29.7	Ω	1 W	9
R ₂	DC1 sensing resistor	0.47	1	10	Ω	1/16 W	
R ₃	DC2 sensing resistor	0.47	1	10	Ω	1/16 W	
R ₄	Voltage divider to specify VDD2	0	-	-	Ω	1/16 W, see p19 for calculating the exact value	
R ₅		0	-	1000	kΩ		
L ₁ , L ₂	DC1/DC2 inductor	-	220	-	μH		
D ₁	Reverse polarity protection diode	SS16					12
D ₂	Voltage suppressor	1SMA40CA					
X ₁	Crystal oscillator	FA-238					13
R ₆	Fan-In Programming Resistor	10	-	93.1	kΩ	1% precision	16

9. 元件必须介于最小值和最大值之间以满足 KNX 要求。
10. 实际电容值取决于 X1。如果选择晶体振荡器，则选择电容时须使频率等于 16 MHz。如果提供外部时钟信号，则无需电容。
11. 电容电压取决于由 R4 和 R5 定义的 VDD2 值。有关定义 VDD2 电压值的更多详细信息，请参见第 16 页。
12. 要满足 KNX 要求，必须使用反向极性二极管。
13. 要满足 KNX 要求，必须提供 16 MHz (50 ppm 或更小)时钟信号。或使用 16 MHz、50 ppm 的晶体振荡器(根据晶振数据表，C8 和 C9 值必须正确)，或使用外部 16 MHz 时钟。
14. 允许将此引脚短接至 VFILT 引脚
15. 高电容值可能会影响启动时间
16. 如果未连接电阻或将其拉高至 3.3 V，KNX 器件应通过 10 mA 的总线负载认证。如果短接至地，KNX 器件应通过 20 mA 的总线负载认证。如果在 10 kΩ 和 93.1 kΩ 之间连接至地的电阻，该器件应通过 10 mA (42.2 k)、20 mA (20 k)、30 mA (13.3 k) 或 40 mA (10 k) 的总线负载认证。
17. C4 和 C7 的总电荷可能不高于 121 mC 以满足 KNX 要求。

模拟功能描述

由于 NCN5130 遵循 KNX 标准，因此此数据表中仅给出了 KNX 相关模块的简要说明。可在 KNX 网站 (www.knx.org) 上和 KNX 标准中找到有关 KNX 总线的详细信息。

KNX 总线接口

每个位周期为 104 μs 。逻辑 1 仅是总线电压的直流电平，介于 20 V 和 33 V 之间。逻辑 0 编码为总线电压相对于直流电平的下降。逻辑 0 被称为有效脉冲。

有效脉冲由发射器产生，在理想情况下为矩形。它具有 35 μs 的持续时间，深度介于 6 和 9 V (V_{act}) 之间。每个有效脉冲后跟均衡脉冲，持续时间为 69 μs 。后者为高于直流电平的总线电压突变，后跟低至直流电平的指数衰减。均衡脉冲的特点是其在均衡脉冲结束时达到的高度 V_{eq} 和电压 V_{end} 。

有关更详细的 KNX 信息，请参见 KNX 双绞线标准 (KNX TP1-256)。

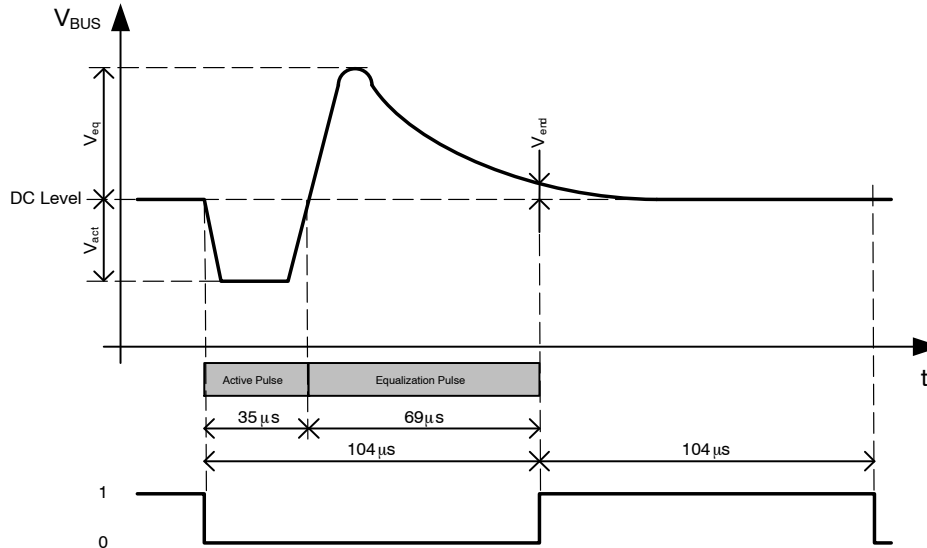


图 15. KNX 总线电压与数字值之间的关系

KNX 总线发射器

发射器的目的是产生介于 6 V 和 9 V 之间的有效脉冲(参见图 15)，与总线阻抗无关(注 1)。为此，发射器会尽可能多地吸收必要电流，直到总线电压降低了所需的电压量。

KNX 总线接收器

接收器可检测出有效脉冲的开始和结束。有效脉冲开始的检测阈值为 -0.45 V (典型值)，低于平均总线电压。有效脉冲结束的检测阈值为 -0.2 V (典型值)，低于平均总线电压且具有 0.25 V 迟滞(典型值)。

总线耦合器

总线耦合器的作用是从总线提取直流电压并提供稳定的电压源，以便为 NCN5130 供电。由总线耦合器提供的此稳定电压称为 VFILT，其后是平均总线电压。

总线耦合器同时可确保从总线消耗的电流变化非常慢。为这个较大的滤波器电容用于 VFILT 引脚上。突变负载电流突跃由滤波器电容吸收。长期稳定性要求平均总线耦合器输入电流等于平均(总线耦合器)负载电流。如参数 $\Delta I_{\text{coupler}}/\Delta t$ 所示，其中指示了总线电流斜率限制。总线耦合器也将电流限制为最大 $I_{\text{coupler_lim}}$ 。启动时，此限流增加至 $I_{\text{coupler_lim, startup}}$ 以便 VFILT 大电容快速充电。

有四种情况可确定 VFILT 电容的尺寸。首先，电容值应介于 12.5 μF 和 4000 μF 之间以保证器件正常工作。对 VFILT 电容的另一个要求由系统的启动时间确定。根据 KNX 规格，总启动时间必须低于 10 s。该时间由将 VFILT 电容充电至 12 V (DCDC 转换器可工作)所需的时间和系统其他器件启动时间 $t_{\text{startup, system}}$ 组成。公式如下：

$$C < (10 \text{ s} - t_{\text{startup, system}}) \times \frac{I_{\text{coupler_lim, startup}}}{V_{\text{FILTH}}}$$

1. KNX 双绞线标准中规定了最大总线阻抗

对 VFILT 电容值的第三个限制为在不进行重置的情况下所需的电容值以滤出系统的电流阶跃 ΔI_{step} 。

$$C > \frac{\Delta I_{\text{step}}^2}{2 \cdot (V_{\text{BUS1}} - V_{\text{coupler_drop}} - V_{\text{FILTL}}) \cdot I_{\text{slope}}}$$

在总线电压下降的情况下，VFILT 尺寸的最后一种情况为所需的警告时间 t_{warning} (介于 SAVEB 和 RESETB 之间)。这由系统的电流消耗 I_{system} 确定。

$$C > I_{\text{system}} \times \frac{(t_{\text{warning}} + t_{\text{busfilter}})}{(V_{\text{BUS1}} - V_{\text{coupler_drop}} - V_{\text{FILTL}})}$$

总线耦合器作为线性稳压器实现。为实现高性能，将总线耦合器上的压降保持最低(参见表 4)。

KNX 阻抗控制

阻抗控制电路定义了总线器件在有效和均衡脉冲过程中的阻抗。阻抗可分为静态分量和动态分量，后者作为时间函数。静态阻抗定义了有效脉冲电流和均衡脉冲电流的负载。动态阻抗由称为均衡脉冲发生器的模块产生，该模块作为时间函数降低了在均衡阶段期间的器件电流消耗(即增加器件阻抗)，从而将能量返回到总线。

固定和可调 DC-DC 转换器

该器件包含两个 DC-DC 降压转换器，均从 VFILT 供电。

DC1 提供 3.3 V 的固定电压。此电压用作内部低电压源(V_{DDA} 和 V_{DDD})，但也可为外部器件(V_{DD1} 引脚)供电。DC1 在上电程序过程中自动使能(参见“模拟状态图”，第 23 页)。

DC2 通过外部电阻分压器提供可编程电压。它不被称为内部电压源，使其无需使用此 DC-DC 转换器(不需要时，将 V_{DD2MV} 引脚连接至 V_{DD1} ，另请参见图 12)。

可通过来自主机控制器的命令监控(< V_{DD2} >，参见“系统状态服务”，第 37 页)和/或禁用 DC2 (< DC2EN >，参见“模拟控制寄存器 0”，第 54 页)。仅当设置 VFILT 位时，才会使能 DC2 (< VFILT >，参见“系统状态服务”，第 37 页)。可以监控 DC2 的状态(< V_{DD2} >，参见“系统状态服务”，第 37 页)。

分压器可通过下式计算：

$$R_4 = R_5 \times \frac{V_{\text{DD2}} - 1.2}{1.2} \quad (\text{eq. 1})$$

两个 DC-DC 转换器都使用斜率控制来改善 EMC 性能(参见表 5)。要使 DC1 和 DC2 正确工作，VIN 引脚上的电压应高于 DC1 和 DC2 的最高值。

虽然两个 DC-DC 转换器都能够提供 100 mA 电流，但最大电流能力并不总是可用。务必确保 KNX 总线功耗保持在 KNX 规格范围内。DC-DC 转换器和 V20V 调节器的最大允许电流估算如下：

$$\frac{V_{\text{BUS}} \times (I_{\text{BUS}} - I_{20V})}{2 \times [(V_{\text{DD1}} \times I_{\text{DD1}}) + (V_{\text{DD2}} \times I_{\text{DD2}})]} \geq 1 \quad (\text{eq. 2})$$

I_{BUS} 将受限于 KNX 标准，应低于或等于 I_{coupler} (参见表 4)。最小 V_{BUS} 为 20 V (参见 KNX 标准)。 V_{DD1} 和 V_{DD2} 见表 4。正确选择 I_{DD1} 、 I_{DD2} 和 I_{20V} 必须符合 KNX 规格要求(注 2)。

虽然 DC2 的工作电压最高可达 21 V，但无法在所有工作条件下产生此 21 V 电压。参见应用笔记 AND9135，定义 DC-DC 转换器的最佳电感和电容。在 DC2 上使用低串联电阻输出电容时，建议拆分电流检测电阻(如图 18 所示)，以降低低负载条件下的纹波电流。

V20V 调节器

此 20 V 低压差线性稳压器用于为外部器件供电。当它从 VFILT 消耗电流时，可看到此电流，而在 V_{BUS1} 引脚上不会直接进行任何功率转换。

V20V 调节器默认启动，但可以通过来自主机控制器的命令禁用(< V_{20VEN} >，参见“模拟控制寄存器 0”，第 54 页)。不使用 V20V 调节器时，无需连接负载电容(参见图 12、13 和 14 的 C7)。在此情况下，将 V20V 引脚和 VFILT 引脚相连。

仅当设置 VFILT 位时，才会使能 V20V 调节器 (< VFILT >，参见“系统状态服务”，第 37 页)。主机控制器也可监控调节器的状态(< V_{20V} >，参见“系统状态服务”，第 37 页)。20 V 调节器限流取决于 F_{ANIN} 电阻值，以及模拟控制寄存器的位 0-3 ($V_{20VCLIMIT}[0:2]$) 值。在表 4 中，启动时的限流典型值表示为 $I_{20V \text{ lim}}$ ($V_{20VCLIMIT}[0:2]$ 在 100 时初始化)。对每个位差，通过 $\Delta I_{20V, \text{STEP}}$ 上下调整限流。

Xtal 振荡器

模拟振荡器单元会产生 16 MHz 的主时钟。此时钟直接提供给数字模块以便产生所有必要的时钟域。

预计输入引脚 XSEL 可以使用石英晶振(参见图 16)或外部时钟发生器(参见图 17)以产生主时钟。

2. 此公式为典型的 KNX 应用。它只作为指导提供，不保证符合 KNX 标准。

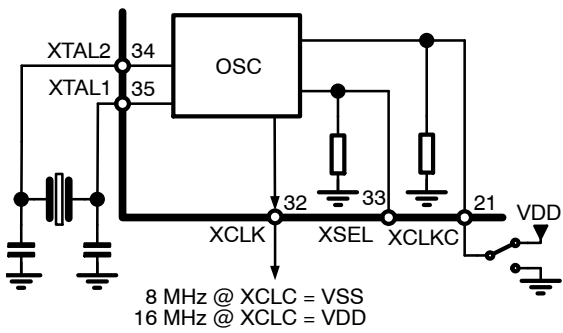


图 16. XTAL 振荡器

XCLK 引脚可用于向主机控制器提供时钟信号。此时钟信号可以通过来自主机控制器的命令关闭 (<XCLKEN>, 参见“模拟控制寄存器 0”, 第 54 页)。

上电后, 4 MHz (注 3) 时钟信号将在待机过程中出现在 XCLK 引脚上。进入正常状态时, 8 或 16 MHz 时钟信号将出现在 XCLK 引脚上。另请参见图 20。要在 XCLK 引脚上输出 8 MHz 时钟, 必须将 XCLKC 引脚拉至地。当 XCLKC 引脚被拉高至 VDDD 时, XCLK 引脚将输出 16 MHz 时钟信号。

由于与 Xtal 问题不同的问题离开正常状态而重新进入待机状态时, 8 或 16 MHz 时钟信号将在待机状态过程中仍出现在 XCLK 引脚上。不过, 如果由于 Xtal 问题而从正常状态进入待机, 4 MHz 时钟信号将出现在 XCLK 引脚上。另请参见表 4。

FANIN 引脚

FANIN 引脚定义了最大允许的总线电流和总线电流斜率。如果将 FANIN 引脚保持浮动, 拉高至 VDD 或拉低(电阻高于 250 kΩ 的情况下), NCN5130 会将 KNX 总线电流斜率始终限制为 0.5 mA/ms。NCN5130 也会在启动过程中将 KNX 总线电流限制为 30 mA。在正常工作期间, NCN5130 能够从 KNX 总线提取 10.6 mA (= I_{coupler}) 电流以提供外部负载(DC1、DC2 和 V20V)。

如果在电阻小于 2 kΩ 的情况下将 FANIN 引脚拉至地, 则该操作与上述相似, 以下情况除外: KNX 总线电流斜率将始终限制为 1 mA/ms, KNX 总线电流将在启动过程中限制为 60 mA, 且可在正常工作期间从 KNX 总线提取高达 20.5 mA 的电流(I_{coupler})。在电阻介于 10 kΩ 和 93.1 kΩ 之间的情况下将 FANIN 引脚拉至地时, 电流斜率和限流由表 4 中的值定义。针对不同的电阻值, 可使用公式 $I_{bus} = 0.0004 + 434/R6 A$ 估算典型限流。不过, 不建议使用不同的电阻值。

可在 KNX 规格中找到“启动”和“正常工作”(如上所述)定义。

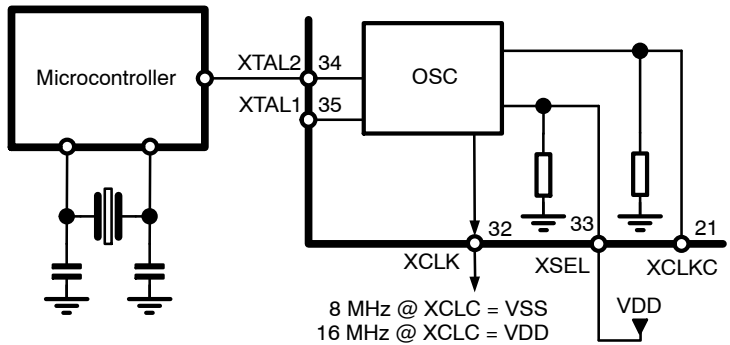


图 17. 外部时钟发生器

发射触发器

设置模拟控制寄存器 0 的位 3 时, TRIG 引脚将输出在计划传输开始前的 1 位时间范围内变为高电平并在完成传输或检测到碰撞时变为低电平的信号。在开发过程中, 这可以用作传输验证。请注意, 在总线上进行上一次通信之后, 计划传输为小于 t_{BUS, IDLE} (TODO s) 的发送帧。在长时间处于空闲状态的总线上传输帧, 或发送 ACK/NACK/BUSY 响应时, 传输将在触发器变为高电平后立即开始, 并且触发器高电平和帧传输开始之间的时间不一致。

RESETB 和 SAVEB 引脚

RESETB 信号可用于将主机控制器保持在复位状态。当 RESETB 为低电平时, 这表示总线电压过低, 无法正常工作且固定 DC-DC 转换器尚未启动。它还可以指示热关断(TSD)。RESETB 信号还指示是否可以在主机和 NCN5130 之间进行通信。

SAVEB 信号指示正确工作。当 SAVEB 变为低电平时, 这表示可能的问题(总线功率损耗或温度过高), 该问题可能会触发主机控制器保存关键数据或进入保存状态。当 VFILT 低于 14 V (由于突然使用大电流) 时或当 VBUS 低于 20 V 的 2 ms 后, SAVEB 会立即变为低电平。当 VFILT 低于 12 V 时, RESETB 会变为低电平。

RESETB 和 SAVEB 引脚为开漏引脚, 内部上拉电阻至 VDDD。

电压监控器

NCN5130 集成了不同的电压监控器, 用于监控 VBUS、VFILT、VDD2 和 V20V。电压监控器的通用功能是检测电压何时高于或低于某一电平。监控到的不同电压电平见表 4 (另请参见图 4、5、6 和 7)。

可以通过主机控制器监控电压监控器的状态(参见“系统状态服务”, 第 37 页)。

根据电压监控器输出, 该器件可以进入不同的状态(参见“模拟状态图”, 第 23 页)。

3. 4 MHz 时钟信号在内部产生, 与晶振产生的 8 或 16 MHz 时钟信号相比, 其精度较低。

NCN5130

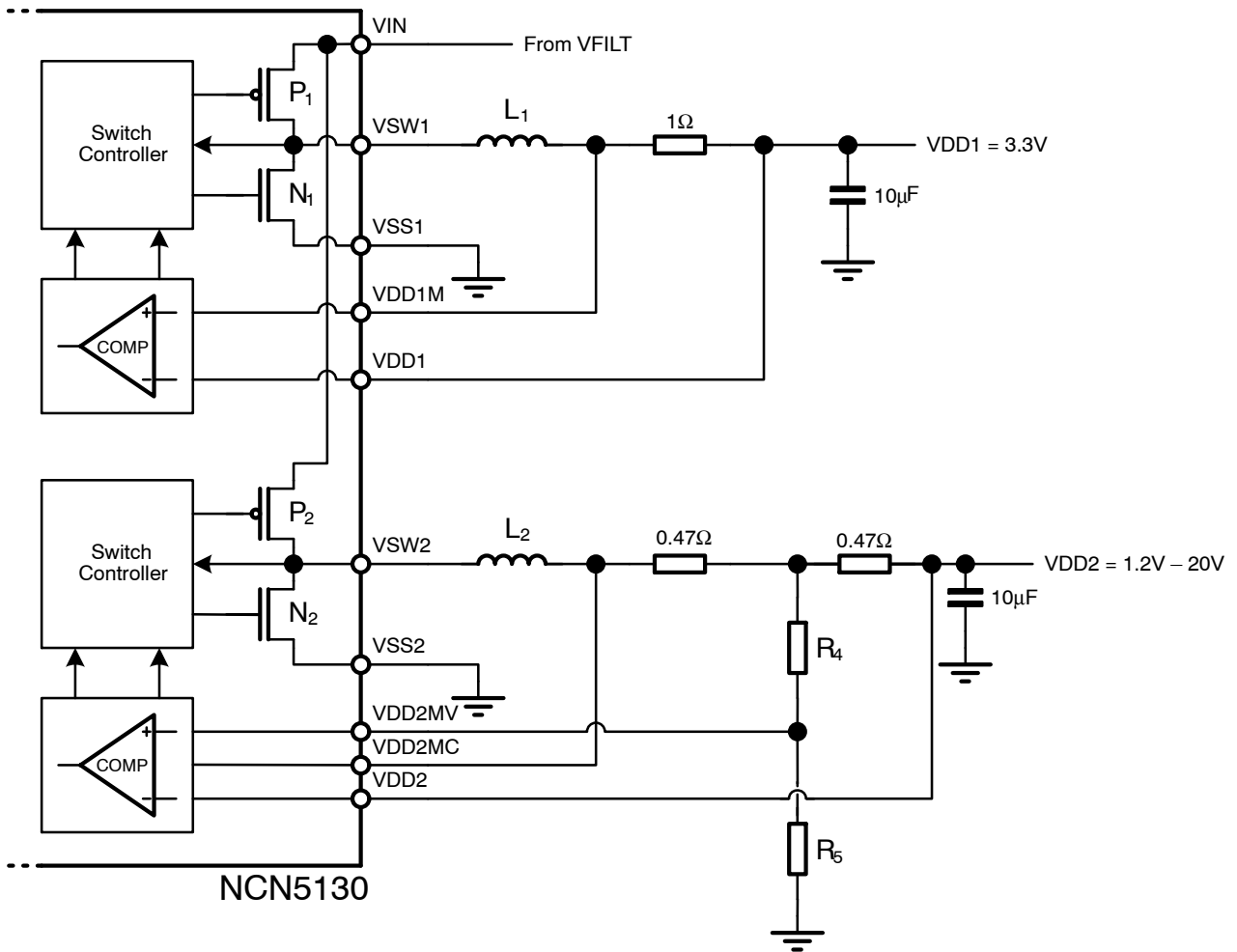


图 18. 固定 (VDD1) 和可调 (VDD2) DC-DC 转换器

表 7. 不同(模拟)状态下的几个模块状态

State	Osc	XCLK	VDD1	VDD2/V20V	SPI/UART	KNX
Reset	Off	Off	Off	Off	Inactive	Inactive
Start-Up	Off	Off	Start-up	Off	Inactive	Inactive
Stand-By (Note 18)	Off	4 MHz	On	Start-Up	Active	Inactive (Note 23)
Stand-By (Note 19)	On (Note 21)	On (Note 21)	On	On (Note 22)	Active	Inactive (Note 23)
Normal	On	On (Note 20)	On	On	Active	Active

- 18. 仅在从启动状态进入待机时有效。
- 19. 仅在从正常状态进入待机时有效。
- 20. 8 MHz 或 16 MHz，具体取决于 XCLKC。
- 21. 如果由于振荡器问题而进入待机状态，则为 4 MHz 信号。否则为 8 MHz 或 16 MHz 时钟信号。
- 22. 仅在由于 VDD2 或 V20V 问题而未进入待机状态时工作。
- 23. 在某些条件下，KNX 总线(部分)有效。有关更多详细信息，请参见“数字状态图”。

温度监控器

该器件会产生过热警告 (TW) 和热关断警告 (TSD)。当结温升至热警告级别 (T_{TW}) 以上时，SAVEB 引脚将变为低电平以便将问题发送至主机控制器。由于 SAVEB 引脚不仅会在热警告 (TW) 时变为低电平，主机控制器也需通过请求状态来验证问题(<TW>)，参见“系统状态服务”，第 37 页)。当结温高于 TW 时，主机控制器应采取措施来降低结温和/或存储关键数据。

当结温达到热关断 (T_{TSD}) 时，器件将进入复位状态。将存储热关断(<TSD>)，参见“模拟状态寄存器”，第 56 页)并将停止模拟和数字电源(以保护器件)。只要温度保持在 T_{TSD} 以上，器件将保持在复位状态。

如果温度降至 T_{TSD} 以下，将进入启动状态(另请参见图 19)。备份 VDD1 并读取 OTP 存储器时，将进入待机状态且 RESETB 将变为高电平。Xtal 振荡器将启动。当温度已降至 T_{TW} 以下且所有电压足够高时，将进入正常状态。SAVEB 将变为高电平且可以再次进行 KNX 通信。

当结温降至 T_{TW} 以下是，TW 位会复位。仅当结温低于 T_{TSD} 并读取 <TSD> 位时，TSD 位才会复位(参见“模拟状态寄存器”，第 56 页)。

看门狗

NCN5130 为主机控制器提供了看门狗功能。可通过 WDEN 位使能看门狗功能(<WDEN>)，参见“看门狗寄存器”，第 54 页)。

将此位设置为 ‘1’ 后，在看门狗超时间隔到期前，主机控制器需要重写此位以清除内部定时器(看门狗超时间隔 = <WDT>)，参见“看门狗寄存器”，第 54 页)。

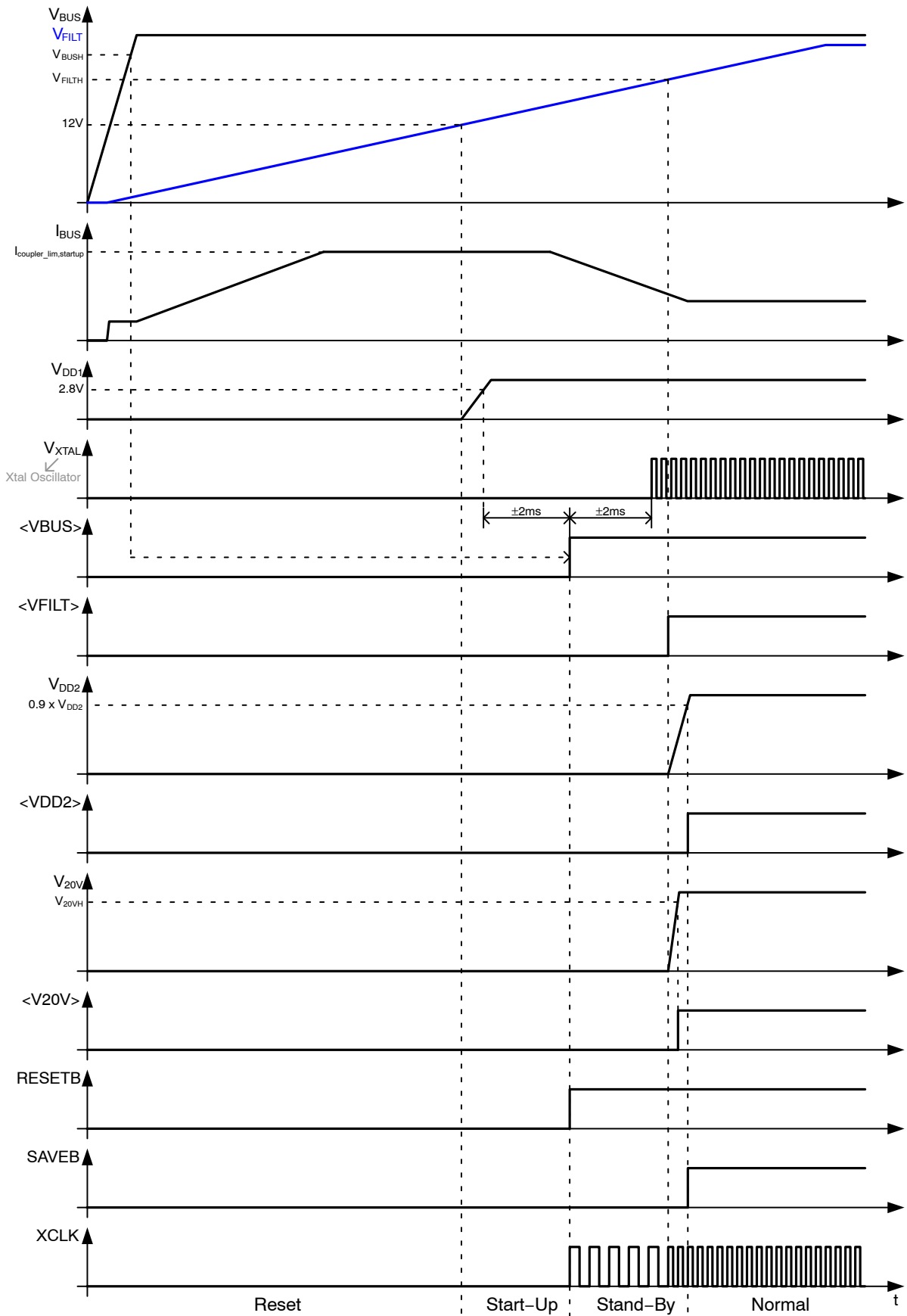
当看门狗确认过早(t_{WDPR} 之前)或不在看门狗超时间隔范围内 (t_{WDTO})，RESETB 引脚将变为低电平(= 重置主机控制器)。

表 8 给出了看门狗时序 t_{WDTO} 和 t_{WDPR} 。有关 <WDT> 的详细信息，请参见“看门狗寄存器”，第 54 页。

表 8. 看门狗时序

WDT[3:0]	t_{WDTO} [ms]	t_{WDPR} [ms]
0000	33	2
0001	66	4
0010	98	6
0011	131	8
0100	164	10
0101	197	12
0110	229	14
0111	262	16
1000	295	18
1001	328	20
1010	360	23
1011	393	25
1100	426	27
1101	459	29
1110	492	30
1111	524	31

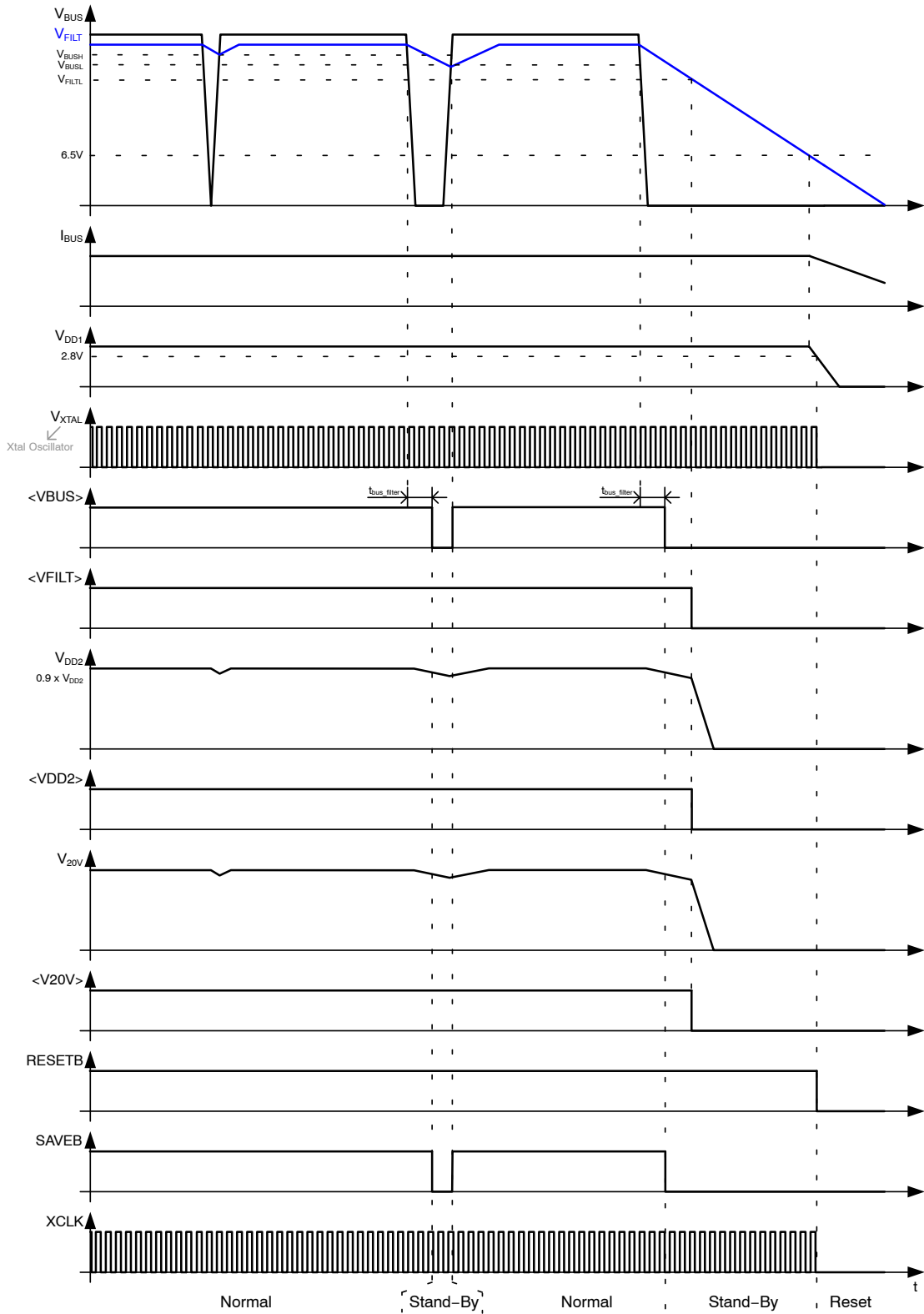
NCN5130



备注： VDD1 直接连接至 VDDA。

图 20. 启动行为

NCN5130



备注：VDD1 直接连接至 VDDA。

图 21. 关断行为

接口模式

该器件可以通过 UART 接口或 SPI 接口与主机控制器通信。FOD073L 接口选择由引脚 MODE1、MODE2、TREQ、SCK/UC2 和 CSB/UC1 完成。

表 9. 接口选择

TREQ	MODE2	MODE1	SCK/UC2	CSB/UC1	SDI/RXD	SDO/TXD	Description
0	0	0	0	0	RXD	TXD	9-bit UART-Mode, 19200 bps
0	0	0	0	1			9-bit UART-Mode, 38400 bps
0	0	0	1	0			8-bit UART-Mode, 19200 bps
0	0	0	1	1			8-bit UART-Mode, 38400 bps
1	0	0	DC2EN	V20VEN	Driver	Receiver	Analog Mode
TREQ	0	1	SCK (out)	CSB (out)	SDI	SDO	SPI Master, 125 kbps
TREQ	1	0					SPI Master, 500 kbps

注意: X = 无关

UART 接口

通过将引脚 TREQ、MODE1 和 MODE2 拉至地来选择 UART 接口。引脚 UC2 用于选择 UART 模式 ('0' = 9 位, '1' = 8 位)且引脚 UC1 用于选择波特率 ('0' = 19200 bps, '1' = 38400 bps)。UART 接口支持全双工、异步通信。

8 位模式和 9 位模式之间的区别在于在 9 位中传输额外的奇偶校验位。此奇偶校验位用作偶校验位(内部寄存器读写服务除外, 其中奇偶校验位没有意义, 应被忽略)。不过, 当 NCN5130 检测 KNX 总线上出现

接受窗口错误或脉冲持续时间错误时, 奇偶校验位也会被编码以指示字节中的错误。在 8 位模式下, 提供一种额外的服务 (U_FrameState.ind)。SDI/RXD 引脚为 NCN5130 UART 接收引脚, 用于将数据从主机控制器发送至器件。引脚 SDO/TXD 为 NCN5130 UART 发射引脚, 用于在器件和主机控制器之间传输数据。图 12 给出了一个 UART 应用示例(9 位, 19200 bps)。LSB 数据优先传输。

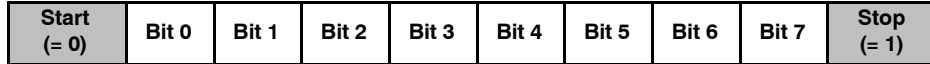


图 22. 8 位 UART 模式



图 23. 9 位 UART 模式

预见一种特殊的 UART 模式(称为模拟模式)。选择此模式时(TREQ = '1', MODEx = '0'), 与发射器接收器进行实时连接(参见图 24)。位电平编码/解码已由主机控制器完成。请记住, 反转 SDI/RXD 和 SDO/TXD 引脚上的信号。图 14 给出了一个模拟模式

应用示例。在模拟模式下, UC1 和 UC2 引脚用于使能或禁用 20 V 调节器和 DC2 控制器。拉低时, 会使能这些模块。当其中一个引脚被拉至 VDD 时, 相应模块会禁用。在模拟模式下使用该器件时, 无需向该器件提供时钟。

NCN5130

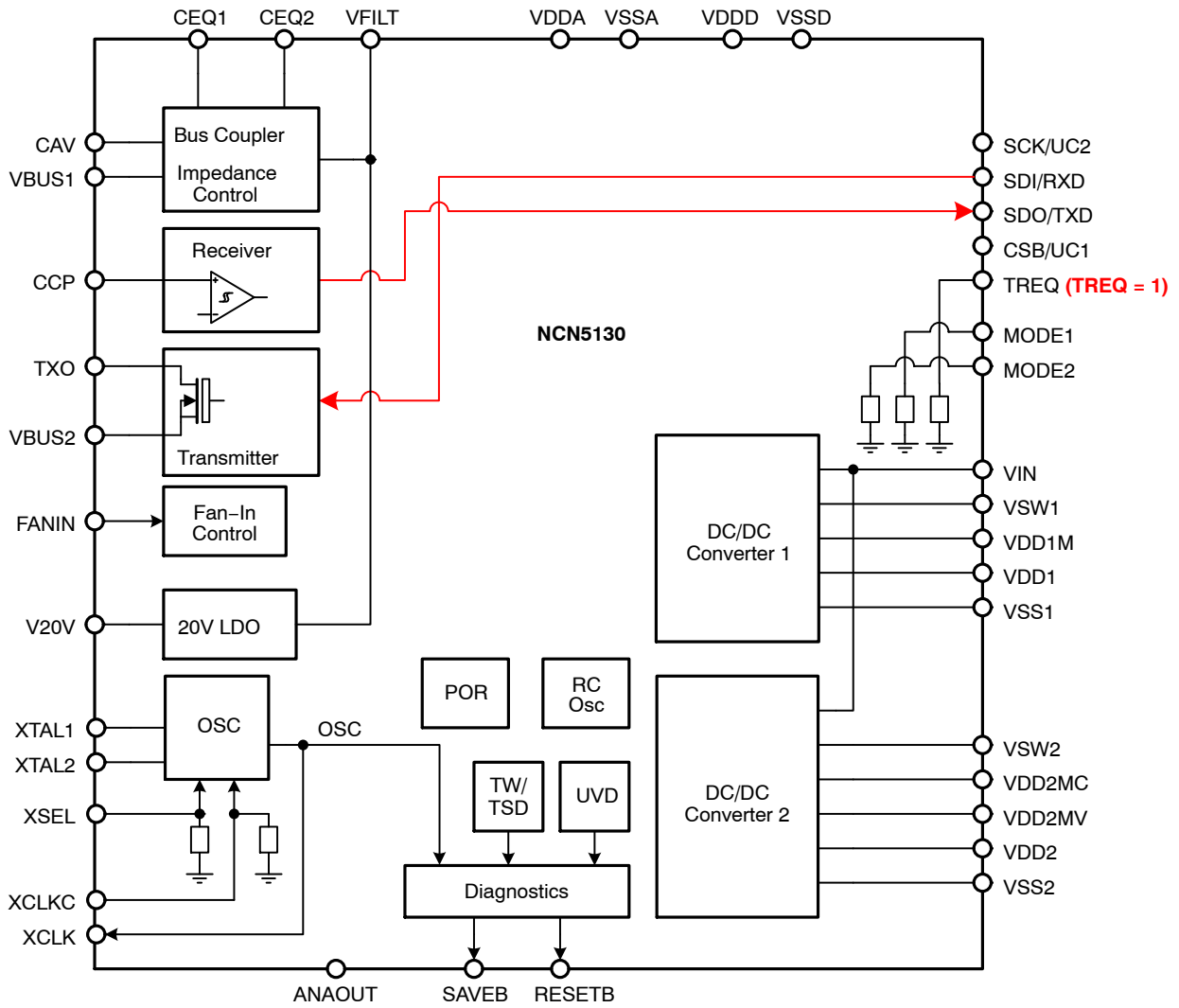


图 24. 模拟 UART 模式

NCN5130

SPI接口

SPI 接口通过 MODE1 和 MODE2 引脚选择。波特率由被拉高的 MODE 引脚确定(将 MODE1 拉高 = 125 kbps, 将 MODE2 拉高 = 500 kbps)。

SPI 接口支持在器件和主机控制器之间进行全双工同步通信。接口在模式 0 下工作(CPOL 和 CPHA = '0'), 意味着数据在下降沿输出并在上升沿采样。LSB 优先传输。

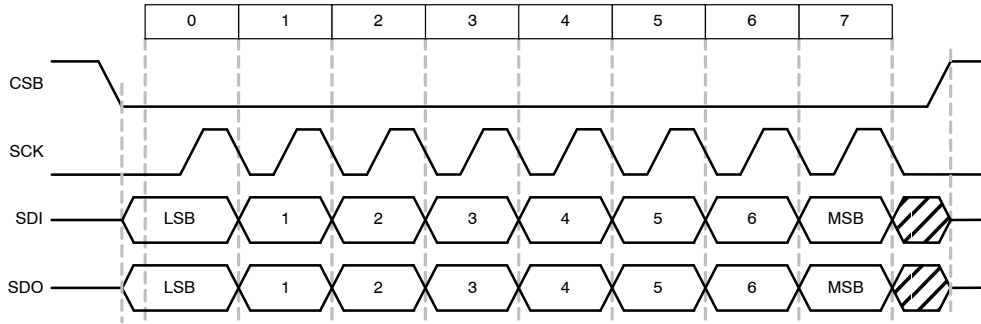


图 25. SPI 传输

在 SPI 传输过程中, 同时在 SDO/TXD 引脚和 SDI/RXD 引脚上进行数据传输(串行移出)和接收(串行移入)。SCK/UC2 设置为输出并用作串行时钟 (SCK) 以在 SDI 和 SDO 引脚上同步数据的移位和采样。此时

钟信号的速度可选(参见表 9)。在每次传输期间, 从机选择线(CSB/UC1 引脚)将变为低电平, 以便选择主机控制器(当 SPI 处于空闲状态时, CSB 引脚为高电平)。

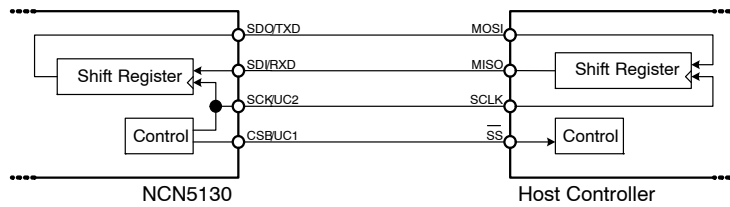


图 26. SPI 主机

在 SPI 网络中, 仅允许一个 SPI 主机(在此情况下为 NCN5130)。为使主机控制器与器件通信, 可以使用 TREQ 引脚(发送请求)。当 NCN5130 检测到 TREQ 上

的负边缘时, 该器件将进行 8 位虚拟传输, 这将数据字节从主机控制器传输到器件。时序详细信息请参见图 11。SPI 应用示例请参见图 13。

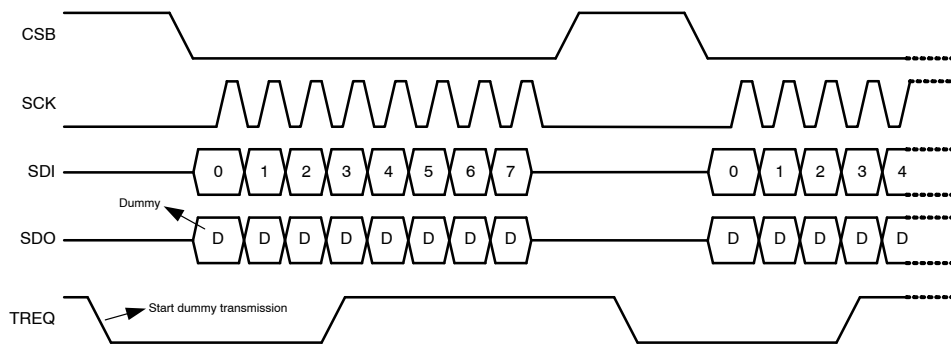


图 27. 传输请求

NCN5130

数字功能描述

KNX 标准中规定的数据链路层的实现分为两部分。NCN5130 内集成了与物理层和大多数数据链路层服务通信相关的所有功能，其余功能和通信上层在主机控制器中进行实施(参见图 28)。

主机控制器负责处理：

- 校验和
- 奇偶校验
- 寻址
- 长度

NCN5130 负责处理：

- 校验和
- 奇偶校验
- 确认
- 重复
- 计时

数字状态图

数字状态图如图 29 所示。

主机控制器可通过(当 RESETB 引脚为高电平时)发出 U_SystemStat.req 服务并解析 U_SystemStat.ind 服务来随时检索当前工作模式(参见“系统状态服务”，第 37 页)。

表 10. NCN5130 数字状态

State	Explanation
RESET	Entered after Power On Reset (POR) or in response to a U_Reset.req service issued by the host controller. In this state NCN5130 gets initialized, all features disabled and services are ignored and not executed.
POWER-UP / POWER-UP STOP	Entered after Reset State or when VBUS, VFILT or Xtal are not operating correctly (operation of VBUS, VFILT and XTAL can be verified by means of the System Status Service, p132). Communication with KNX bus is not allowed. U_SystemStat.ind can be used to verify this state (code 00).
SYNC	NCN5130 remains in this state until it detects silence on the KNX bus for at least 40 Tbits. Although the receiver of NCN5130 is on, no frames are transmitted to the host controller. U_SystemStat.ind can be used to verify this state (code 01).
STOP	This state is useful for setting-up NCN5130 safely or temporarily interrupting reception from the KNX bus. U_SystemStat.ind can be used to verify this state (code 10).
NORMAL	In this state the device is fully functional. Communication with the KNX bus is allowed. U_SystemStat.ind can be used to verify this state (code 11).

NCN5130

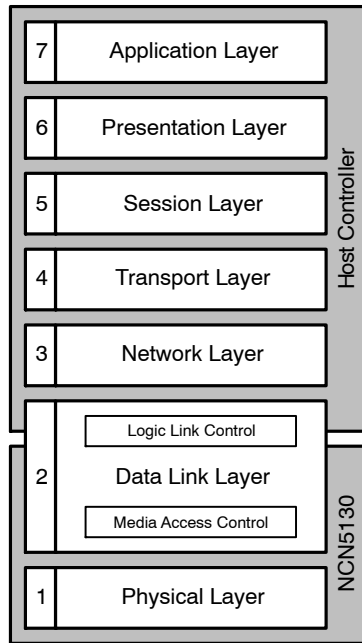


图 28. OSI 模型参考

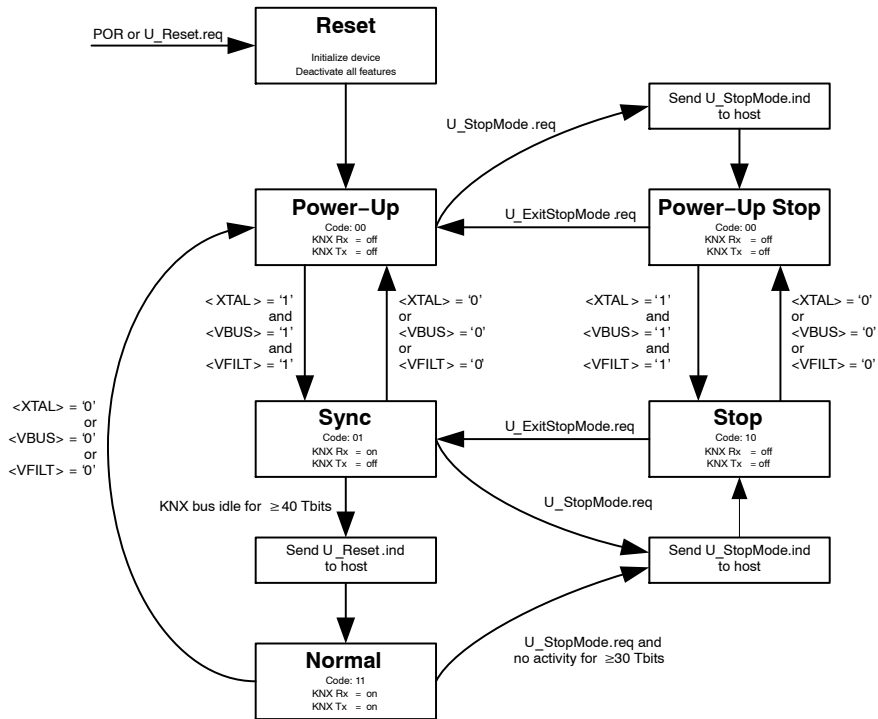


图 29. 数字状态图

服务

服务的执行取决于数字状态(图 29)。如果在正常状态之外接收到某些服务，则这些服务会被拒。下表提供了在不同数字状态下的所有服务和接受情况的视图。

表 11. 服务接受

Service	State				
	Normal	Stop	Sync	Power-Up	Bus Monitor
U_Reset.req	E	E	E	E	E
U_State.req	E	E	E	E	I
U_SetBusy.req	E	E	E	E	I
U_QuitBusy.req	E	E	E	E	I
U_Busmon.req	E	E	E	E	I
U_SetAddress.req	E	E	E	E	I
U_SetRepetition.req	E	E	E	E	I
U_L_DataOffset.req	E	E	E	E	I
U_SystemStat.req	E	E	E	E	I
U_StopMode.req	E	I	E	E	E
U_ExitStopMode.req	I	E	I	I	E
U_Ackn.req	E	R	R	R	I
U_Configure.req	E	E	E	E	I
U_IntRegWr.req	E	E	E	E	E
U_IntRegRd.req	E	E	E	E	E
U_L_DataStart.req	E	R	R	R	I
U_L_DataCont.req	E	R	R	R	I
U_L_DataEnd.req	E	R	R	R	I
U_PollingState.req	E	E	E	E	I

注意：

总线监控状态不是单独的状态。它施加在正常、停止、同步或上电状态上。

图例： E = 执行服务

I = 忽略服务(未执行且未将反馈发送至主机控制器)

R = 服务被拒(未执行，通过 U_State.ind 将协议错误发回主机控制器)

参见“内部寄存器读取服务”(第 39 页)，了解 U_IntRegRd.req 限制

表 12. 来自主机控制器的服务

Control Field								Service Name	Hex	Remark	Extra Following Bytes	Total Bytes
7	6	5	4	3	2	1	0					
内部命令 - 特定于器件												
0	0	0	0	0	0	0	1	U_Reset.req	01			1
0	0	0	0	0	0	1	0	U_State.req	02			1
0	0	0	0	0	0	1	1	U_SetBusy.req	03			1
0	0	0	0	0	1	0	0	U_QuitBusy.req	04			1
0	0	0	0	0	1	0	1	U_Busmon.req	05			1
1	1	1	1	0	0	0	1	U_SetAddress.req	F1		AddrHigh AddrLow X (don't care)	4
1	1	1	1	0	0	1	0	U_SetRepetition.req	F2		RepCnts X (don't care) X (don't care)	4
0	0	0	0	1	i	i	i	U_L_DataOffset.req	08-0C	iii = MSB byte index (0...4)		1
0	0	0	0	1	1	0	1	U_SystemState.req	0D			1
0	0	0	0	1	1	1	0	U_StopMode.req	0E			1
0	0	0	0	1	1	1	1	U_ExitStopMode.req	0F			1
0	0	0	1	0	n	b	a	U_Ackn.req	10-17	n = nack b = busy a = addressed		1
0	0	0	1	1	p	c	m	U_Configure.req	18-1F	p = auto-polling c = CRC-CCITT m = frame end with MARKER		1
0	0	1	0	1	0	a	a	U_IntRegWr.req	28-2B	aa = address of internal register	Data to be written	2
0	0	1	1	1	0	a	a	U_IntRegRd.req	38-3B			1
1	1	1	0	s	s	s	s	U_PollingState.req	E0-EE	s = slot number (0 ... 14)	PollAddrHigh PollAddrLow PollState	4
KNX 发送数据命令												
1	0	0	0	0	0	0	0	U_L_DataStart.req	80		Control Octet (CTRL)	2
1	0	i	i	i	i	i	i	U_L_DataCont.req	81-BF	i = index (1...63)	Data octet (CTRL, SA, DA, AT, NPCI, LG, TPDU)	2
0	1	l	l	l	l	l	l	U_L_DataEnd.req	47-7F	l = last index + 1 (7 ... 63)	Check Octet (FCS)	2

针对命令长度，主机控制器提供两种类型的服务：

- 单字节命令：控制字节为从主机控制器发送至 NCN5130 的唯一数据。
- 多字节命令：需要根据已接收的控制字节处理以下数据字节。

针对命令目的，主机控制器提供两种类型的服务：

- 内部命令：不会在 KNX 总线上启动任何通信。
- KNX 发送数据命令：启动 KNX 通信

表 13. 传送到主机控制器的服务

Control Field								Service Name	Remark	Extra Following Bytes	Total Bytes
7	6	5	4	3	2	1	0				
DLL (2 层)服务(器件处于透明状态)											
1	0	r	1	p1	p0	0	0	L_Data_Standard.ind	r = not repeated ('1') or repeated L_Data frame ('0') p1, p0 = priority		n
0	0	r	1	p1	p0	0	0	L_Data_Extended.ind			n
1	1	1	1	0	0	0	0	L_Poll_Data.ind			n
确认服务(器件在总线监控模式下处于透明状态)											
x	x	0	0	x	x	0	0	L_Ackn.ind	x = acknowledge frame		1
z	0	0	0	1	0	1	1	L_Data.con	z = positive ('1') or negative ('0') confirmation		1
控制服务 - 特定于器件											
0	0	0	0	0	0	1	1	U_Reset.ind			1
sc	re	te	pe	tw	1	1	1	U_State.ind	sc = slave collision re = receive error te = transmit error pe = protocol error tw = temperature warning		1
re	ce	te	1	res	0	1	1	U_FrameState.ind	re = parity or bit error ce = checksum or length error te = timing error res = reserved		1
0	b	aa	ap	c	m	0	1	U_Configure.ind	b = reserved aa = auto-acknowledge ap = auto-polling c = CRC-CCITT m = frame end with MARKER		1
1	1	0	0	1	0	1	1	U_FrameEnd.ind			1
0	0	1	0	1	0	1	1	U_StopMode.ind			1
0	1	0	0	1	0	1	1	U_SystemStat.ind		V20V, VDD2, VBUS, VFILT, XTAL, TW, Mode	2

从 KNX 总线接收到的每个数据字节被透明地传输至主机控制器。仅在总线监控模式下传输至主机控制器的确认字节是个例外。经请求可以使用内部控制服务将其他有用的信息传输至主机控制器。

下页中给出了详细的服务描述。对于所有图形，无论如何绘制箭头，MSB 位始终位于左侧。

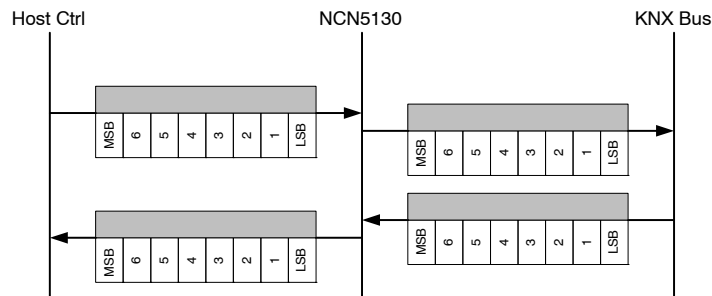


图 30. 服务的位序

重置服务

将器件重置为初始状态。

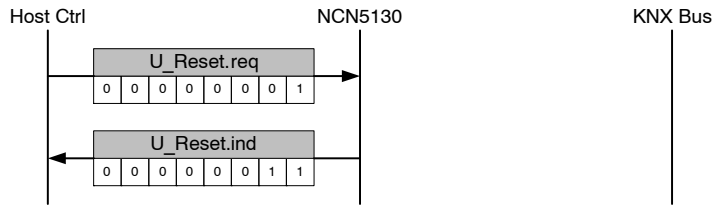


图 31. 重置服务

备注：进入正常状态时，将发送 U_Reset.Ind(参见“数字状态图”，第 29 页)。

状态服务

获取器件的内部通信状态。

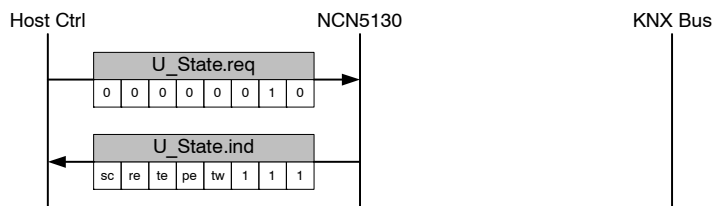


图 32. 状态服务

- sc (从冲突): 如果在轮询状态传输期间检测到冲突，则为 ‘1’
- re (接收错误): 如果损坏的字节由主机控制器发送，则为 ‘1’。损坏涉及每个字节的不正确奇偶校验(仅 9 位 UART)和停止位，以及传输帧的不正确控制八位字、长度或校验和。
- te (收发器错误): 如果在帧传输期间检测到错误(发送 ‘0’，但接收到 ‘1’)，则为 ‘1’。
- pe (协议错误): 如果检测到由主机控制器发送的命令序列不正确，则为 ‘1’。
- tw (热警告): 如果检测到热警告条件，则为 ‘1’。

设置繁忙服务

激活 BUSY 模式。

在此期间且当自动确认有效时(参见“设置地址服务”，第 35 页)，NCN5130 通过发送 BUSY 确认来拒绝其目标地址与存储的物理地址相对应的帧。如果自动确认无效，则此服务不起作用。

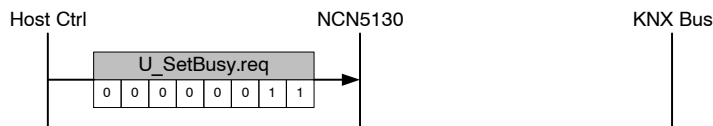


图 33. 设置繁忙服务

备注：如果主机控制器通过发送 U_Ackn.req 服务来确认帧，则 BUSY 模式会立即停用。

退出繁忙服务

停用 BUSY 模式。

使用在总线上发送的 ACK 恢复到正常自动确认行为以响应寻址帧(仅当自动确认有效时)。如果自动确认无效或未设置 BUSY 模式，则此服务不起作用。

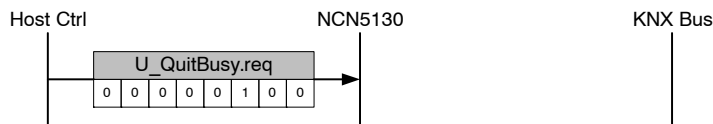


图 34. 退出繁忙服务

总线监控服务

激活总线监控状态。

在此模式下，从 KNX 总线接收到的所有数据会被发送到主机控制器，而不对数据链路层执行任何过滤。同时也会透明地传输确认帧。此状态只能通过重置服务退出(参见第 34 页)。

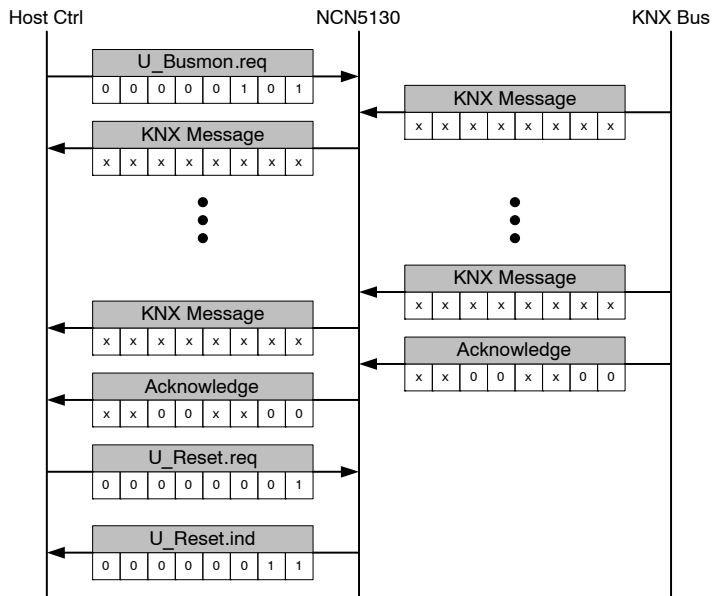


图 35. 总线监控服务

备注:

x = 无关

设置地址服务

设置器件的物理地址并激活自动确认功能。

NCN5130 通过在总线上发送 IACK 开始接受其目标地址与存储的物理地址相对应或其目标地址是组地址的所有帧。如果在帧接收过程中检测到错误，NCN5130 将发送 NACK 而不是 IACK。

发出几次后，第一次调用将设置物理地址并激活自动确认。由于自动确认已激活，后续调用将只设置物理地址。NCN5130 通过将 `U_Configure.ind` 服务发送到主机控制器来确认激活自动确认功能。

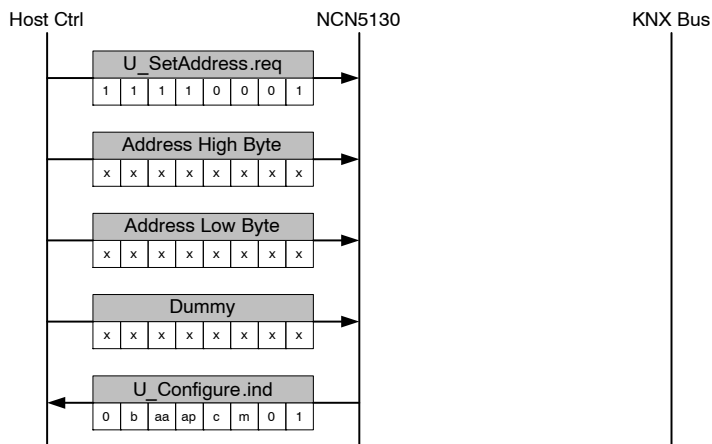


图 36. 设置地址服务

- b (繁忙模式): 如果繁忙模式有效, 则为 ‘1’。可使用 U_SetBusy.req 使能(参见“设置繁忙服务”, 第 34 页)并使用 U_QuitBusy.req 服务禁用(参见“退出繁忙服务”, 第 34 页)或 U_Ackn.req 服务(参见“接收帧服务”, 第 47 页)。
- aa (自动确认): 如果自动确认功能有效, 则为 ‘1’。可使用 U_SetAddress.req 服务使能(参见“设置地址服务”, 第 35 页)。
- ap (自动轮询): 如果自动轮询功能有效, 则为 ‘1’。可使用 U_Configure.req 服务使能此功能(参见“配置服务”, 第 38 页)。
- c (CRC-CCITT): 如果 CRC-CCITT 功能有效, 则为 ‘1’。可使用 U_Configure.req 服务使能此功能(参见“配置服务”, 第 38 页)。
- m (带 MARKER 的帧结束): 当功能有效时, 则为 ‘1’。可使用 U_Configure.req 服务使能此功能(参见“配置服务”, 第 38 页)。

备注:

- 可随时发出设置地址服务, 但新物理地址和自动确认功能仅在 KNX 总线变为空闲状态时才有效。
- 自动确认只能通过重置服务禁用(第 34 页)
- x = 无关
- 虚拟字节可以为任何数据。NCN5130 完全忽略了此信息。

设置重复服务

不使用 IACK 确认时, 指定传输帧的最大重复计数。

可以为 NACK 和 BUSY 帧设置单独的计数器。两个计数器的初始值为 3。

如果来自远程数据链路层的确认在帧传输期间 BUSY, 则 NCN5130 尝试在 KNX 总线空闲的至少 150 位次后重复。BUSY 计数器确定帧重复的最大次数。如果在上次尝试后仍接收到 BUSY 确认, 则会将带负构象的 L_Data.con 发回主机控制器。对于所有其他情况(接收到 NACK 确认、接收到无效/损坏的确认或 30 位次后超时), NCN5130 将在 KNX 总线空闲的 50 位次后重复。NACK 计数器确定最大重试次数。达到最大重试次数时, 会将带负构象的 L_Data.con 发回主机控制器。

最坏情况下, 在 NCN5130 停止重新传输之前, 同一请求会发送 (NACK + BUSY + 1) 次。

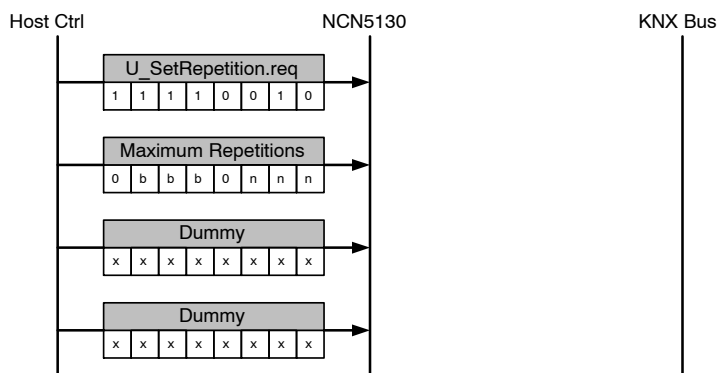


图 37. 设置重复服务

- bbb: BUSY 计数器(如果使用 BUSY 确认, 将重新传输帧 bbb 次)
- nnn: NACK 计数器(如果使用 NACK 确认, 将重新传输帧 nnn 次)。

备注: 第二字节的位 3 和 7 必须为零 (‘0’)!

系统状态服务

请求器件的内部系统状态。

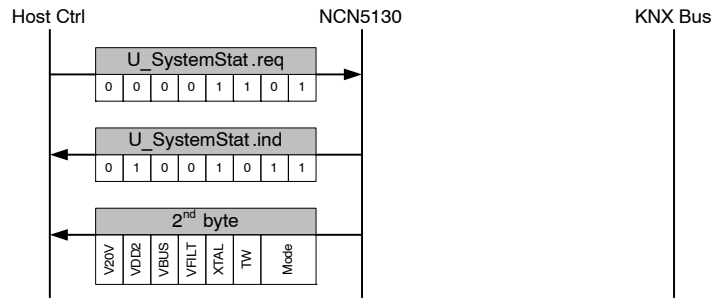


图 38. 系统状态服务

- V20V: 如果 V20V 线性稳压器在正常工作范围内, 则为 ‘1’
- VDD2: 如果 DC2 调节器在正常工作范围内, 则为 ‘1’
- VBUS: 如果 KNX 总线电压在正常工作范围内, 则为 ‘1’
- VFILT: 如果槽路电容上的电压在正常工作范围内, 则为 ‘1’ 状态服务
- XTAL: 如果晶振频率在正常工作范围内, 则为 ‘1’
- TW: 如果存在热警告条件, 则为 ‘1’ (也可以使用 U_State.ind 服务验证(参见“状态服务”, 第 34 页))
- 模式: 工作模式(另请参见“数字状态图”, 第 29 页)。

Bit		Mode
1	0	
0	0	Power-Up
0	1	Sync
1	0	Stop
1	1	Normal

注意: 如果位 3 至 7 中的任一位为 ‘0’ (零)或位 2 为 ‘1’, 则 SAVEB 引脚为低电平。

停止模式服务

进入停止状态。发送确认以指示器件已切换到停止状态。另请参见“数字状态图”, 第 29 页

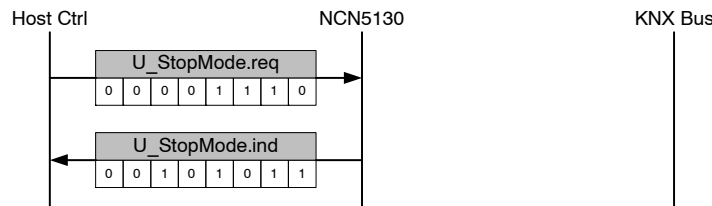


图 39. 停止模式服务

退出停止模式服务

请求从停止状态切换到同步状态。稍后发送确认服务，以确认器件已从同步状态切换到正常状态。另请参见“数字状态图”，第 29 页。

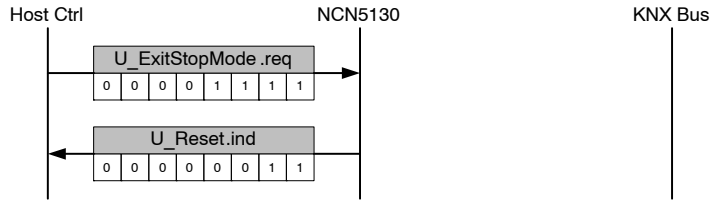


图 40. 退出停止模式服务

配置服务

激活其他功能(重置后禁用)。

在激活新功能时将 U_Configure.ind 服务立即发回主机控制器。此操作在总线空闲期间或正常状态之外完成。确认执行请求服务。

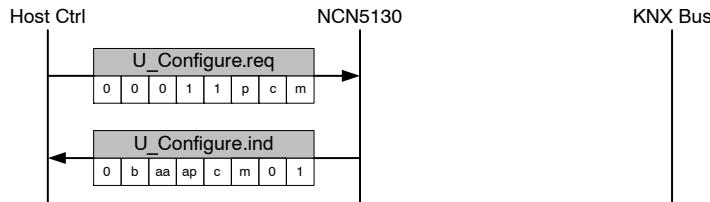


图 41. 配置服务

- p (自动轮询): 有效时，NCN5130 会自动填充轮询电报的相应轮询时隙。主机控制器负责为 U_PollingState.req 服务提供适当的轮询信息(参见“从轮询帧服务”和“主轮询帧服务”，第 50 和 51 页)。
- c (CRC-CCITT): 有效时，NCN5130 伴随每个接收的帧和 2 字节 CRC-CCITT 值。CRC-CCITT 也称为 CRC-16-CCITT。
- m (带 MARKER 的帧结束): 通常在 Tx 线路上以 2.6 ms 静音向主机控制器报告接收帧结束。当此功能有效时，NCN5130 使用 U_FrameEnd.ind + U_FrameState.ind 服务标记帧结束(参见“发送帧服务”和“接收帧服务”，第 39 和 47 页)。
- b: 如果繁忙模式有效，则为 ‘1’。可使用 U_SetBusy.req 使能(参见“设置繁忙服务”，第 34 页)并使用 U_QuitBusy.req 服务禁用(参见“退出繁忙服务”，第 34 页)。
- aa: 如果自动确认功能有效，则为 ‘1’。可使用 U_SetAddress.req 服务使能(参见“设置地址服务”，第 35 页)。
- ap (自动轮询): 如果自动轮询功能有效，则为 ‘1’。可使用 U_Configure.req 服务使能此功能。
- c (CRC-CCITT): 如果 CRC-CCITT 功能有效，则为 ‘1’。有关 CRC-CCITT 的信息，请参见第 53 页。可使用 U_Configure.req 服务使能此功能。
- m (带 MARKER 的帧结束): 当功能有效时，则为 ‘1’。可使用 U_Configure.req 服务使能此功能。

备注:

通过将相应位设置为 ‘1’ 来激活其他功能。将此位设置为 ‘0’ (零)不起作用(将不会停用功能)。只能通过重置停用功能。将所有位(m、c 和 p)设置为 ‘0’ (零)以轮询当前配置状态

内部寄存器写入服务

将字节写入内部特定器件寄存器(参见“内部特定器件寄存器”，第 54 页)。在请求中指定了寄存器的地址。请求后，会传输要写入的数据。

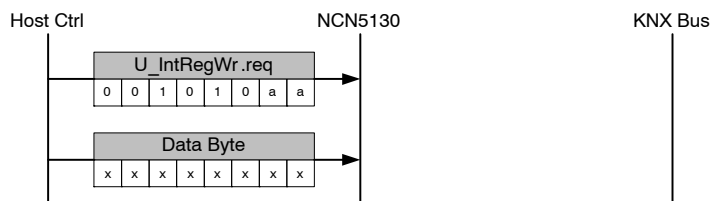


图 42. 内部寄存器写入服务

aa: 内部寄存器的地址

备注:

- x = 无关(与“内部特定器件寄存器”一致，第 54 页)。
- 内部寄存器写入不与其他服务同步。仅当所有之前的服务结束时才使用此服务。通过 SPI 通信时，建议在执行寄存器写入时进入停止模式。通过 UART 通信时，无需此操作。

内部寄存器读取服务

从内部特定器件寄存器中读取字节(参见“内部特定器件寄存器”，第 54 页)。在请求中指定了寄存器的地址。下一个字节会返回寻址寄存器的数据。

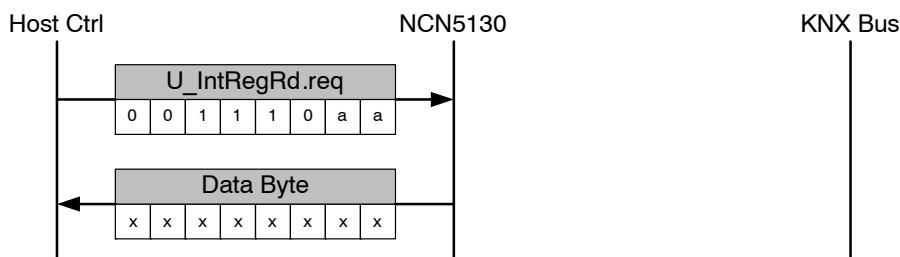


图 43. 内部寄存器读取服务

aa: 内部寄存器的地址

备注:

- x = 无关(与“内部特定器件寄存器”一致，第 54 页)。
- 建议仅在停止、上电停止或上电状态下使用此服务。在另一种状态下，可能会发生错误行为。
- 内部寄存器读取不与其他服务同步。仅当所有之前的服务结束时才使用此服务。通过 SPI 或 UART 通信时，建议在执行寄存器写入时进入停止模式。

发送帧服务

通过 KNX 总线发送数据。

U_L_DataStart.req 用于开始传输新帧。此请求后面的字节为 KNX 电报的控制字节。

控制字节后面的不同字节使用 U_L_DataCont.req 组装。U_L_DataCont.req 后面的字节为 KNX 电报的数据字节。U_L_DataCont.req 包含指定 KNX 电报中数据字节位置的索引。允许以随机顺序传输字节，甚至覆盖字节(= 数次写入同一索引中)。由主机控制器正确填充 KNX 电报的所有数据字节。

U_L_DataEnd.req 用于最终确定帧并启动 KNX 传输。U_L_DataEnd.req 后面的字节为 KNX 电报的校验和。如果器件接收到的校验和与计算校验和对应，则器件开始在 KNX 总线上传输。如果不是，则器件将 U_State.ind 消息返回到带有接收错误标志集的主机控制器(有关 U_State.ind，请参见“状态服务”第 34 页)。

U_L_DataStart/DataCont/DataEnd 仅提供 6 个索引位的空间。由于扩展帧可由 263 个字节组成，因此需要一个 9 位长的索引。U_DataOffset.req 提供了数据字节索引的 3 个最高有效位。该值在内部存储，直到为新偏移提供另一个调用为止。

KNX 总线上的每个传输数据八位字也会被透明地传输回主机控制器。

每次传输都以 L_Data.con 服务结束，其中 MSB 指示是否接收到确认。在 SPI 或 UART 8 位模式下工作时，L_Data.con 前面为 U_FrameState.ind。

根据激活的功能，可以包含 CRC-CCITT 服务和/或 MARKER。

下图给出了不同的发送帧示例。

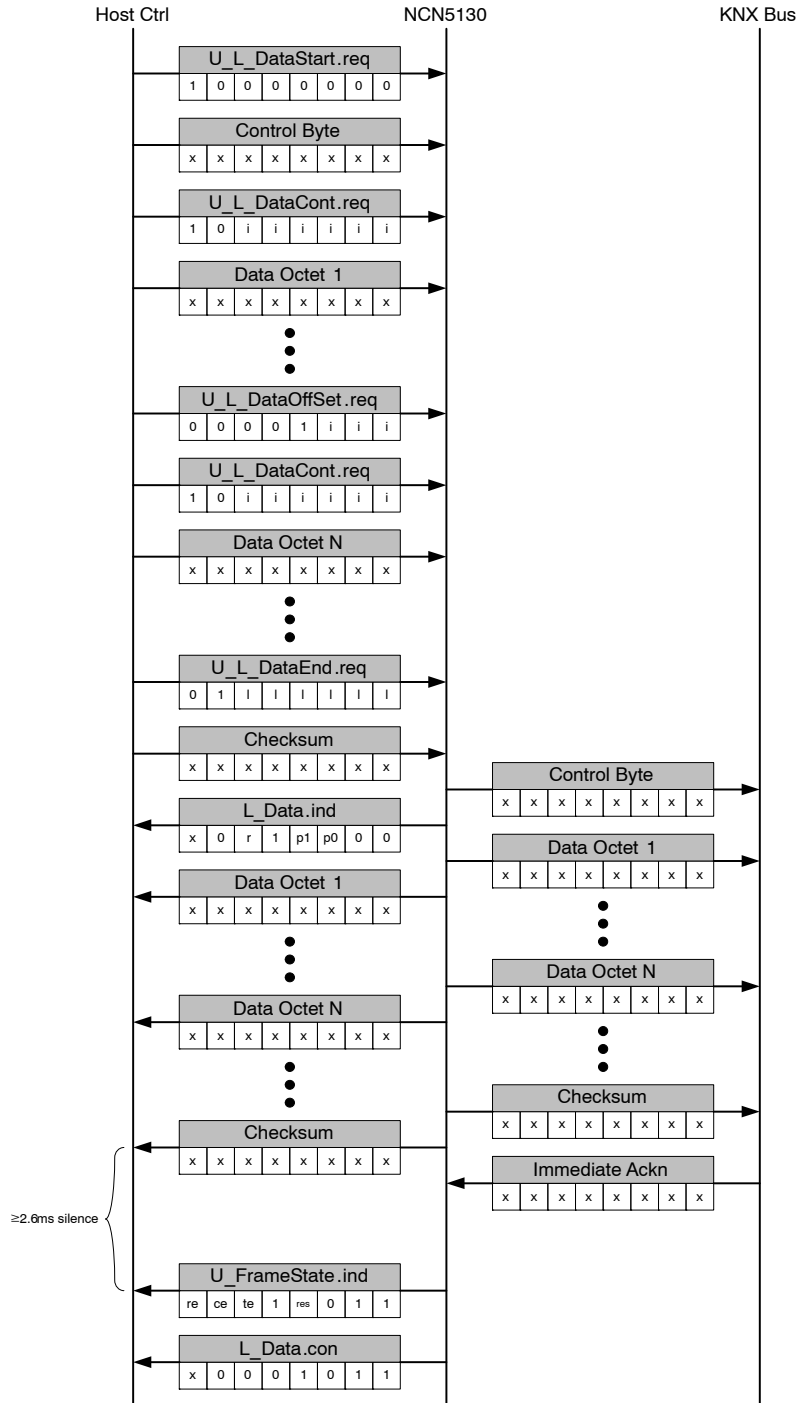


图 44. 发送帧，SPI 或 8 位 UART 模式，带静音的帧结束，无 CRC-CCITT

NCN5130

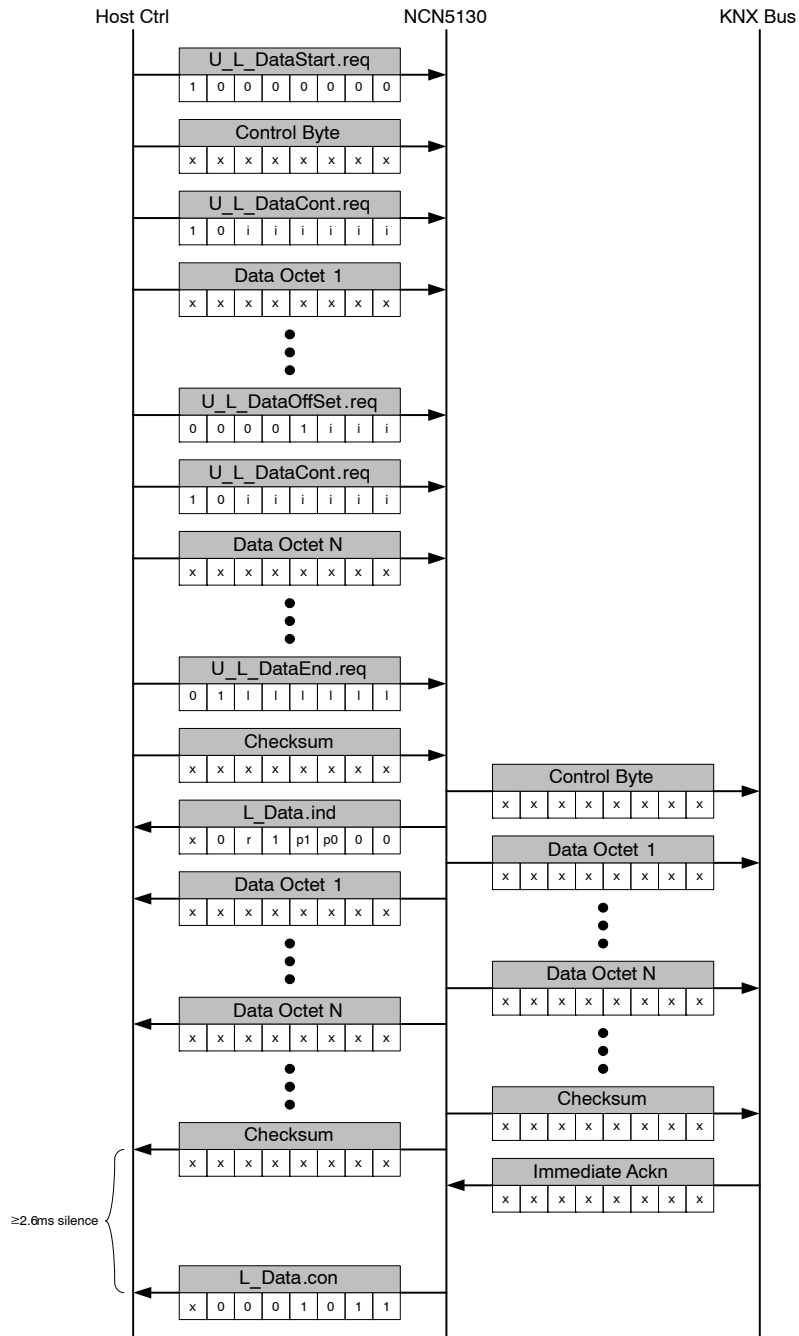


图 45. 发送帧，9 位 UART 模式，带静音的帧结束，无 CRC-CCITT

NCN5130

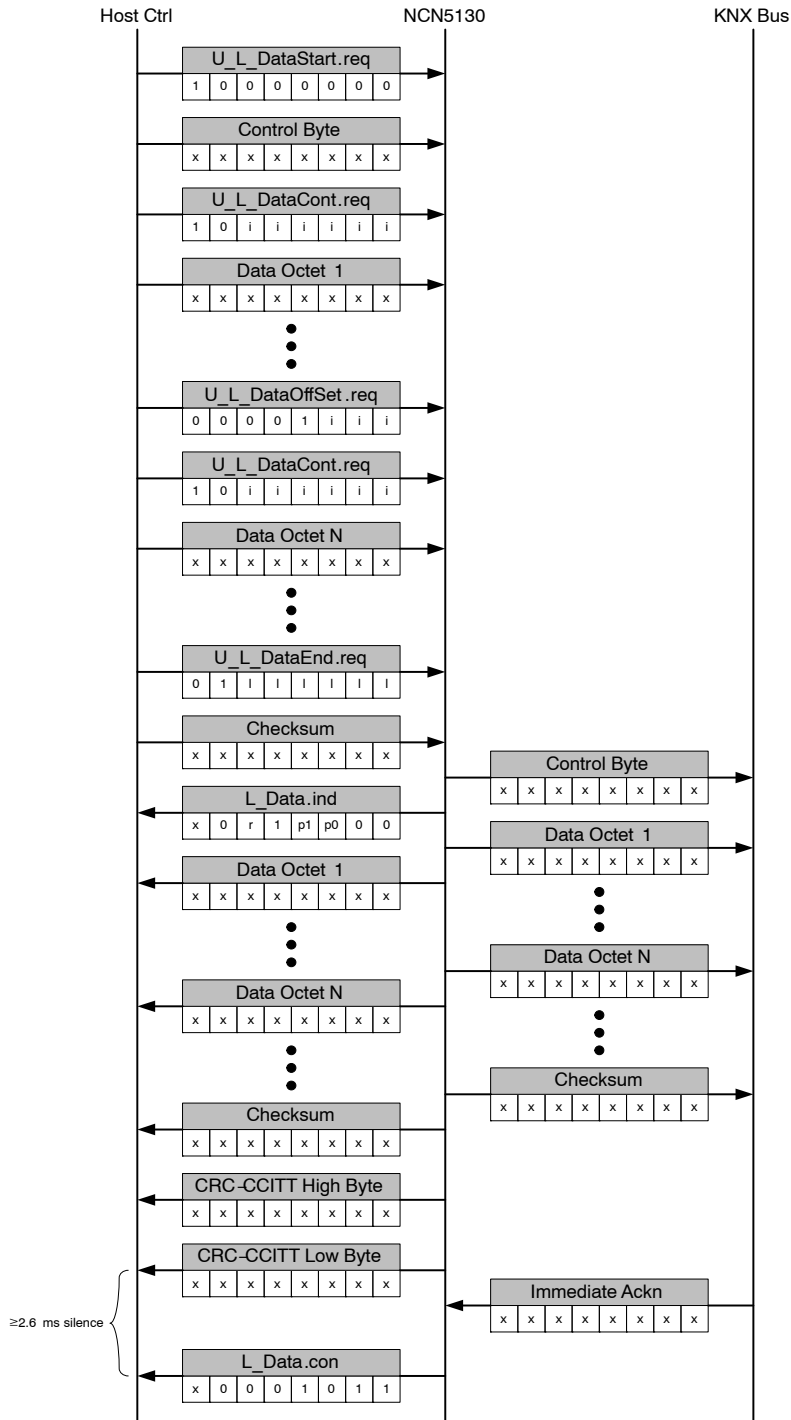


图 46. 发送帧，9 位 UART 模式，带静音的帧结束，带 CRC-CCITT

NCN5130

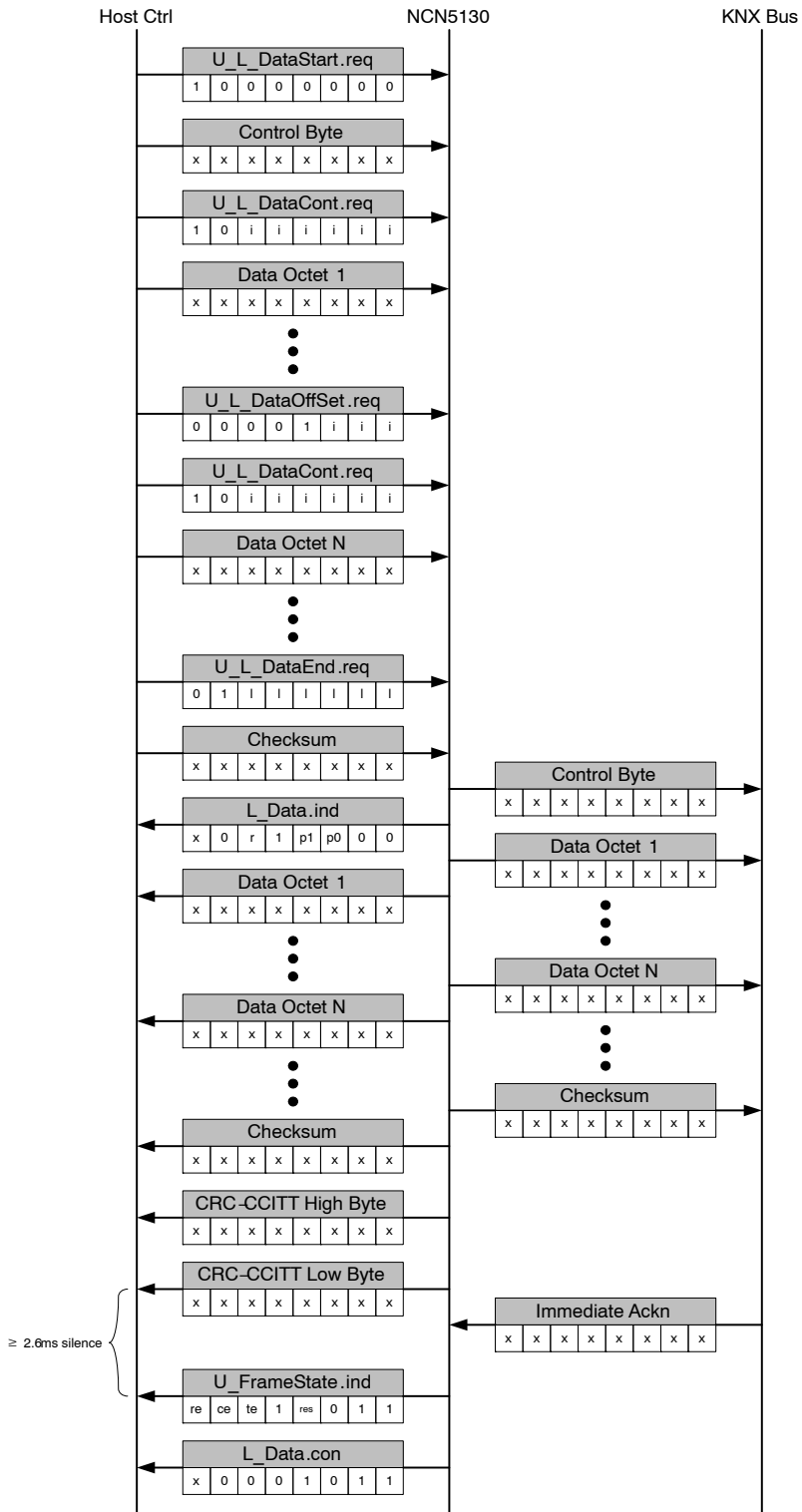


图 47. 发送帧，SPI 或 8 位 UART 模式，带静音的帧结束，带 CRC-CCITT

NCN5130

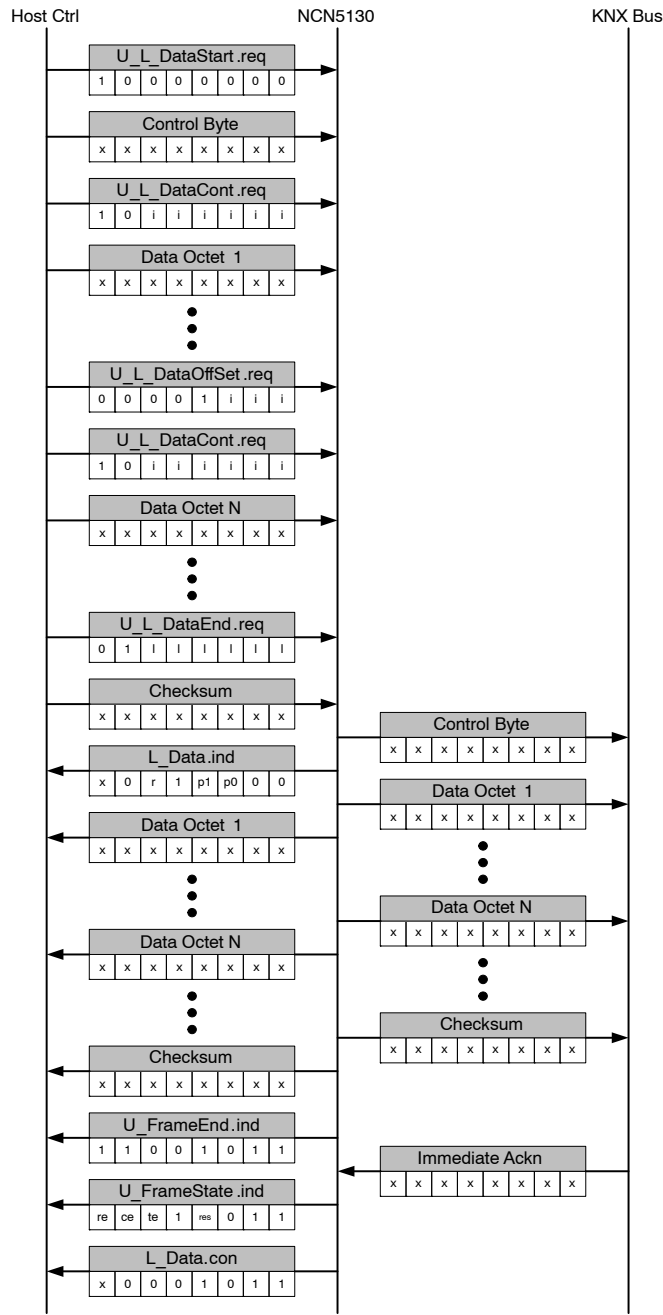


图 48. 发送帧，所有模式，带 MARKER 的帧结束，无 CRC-CCITT

NCN5130

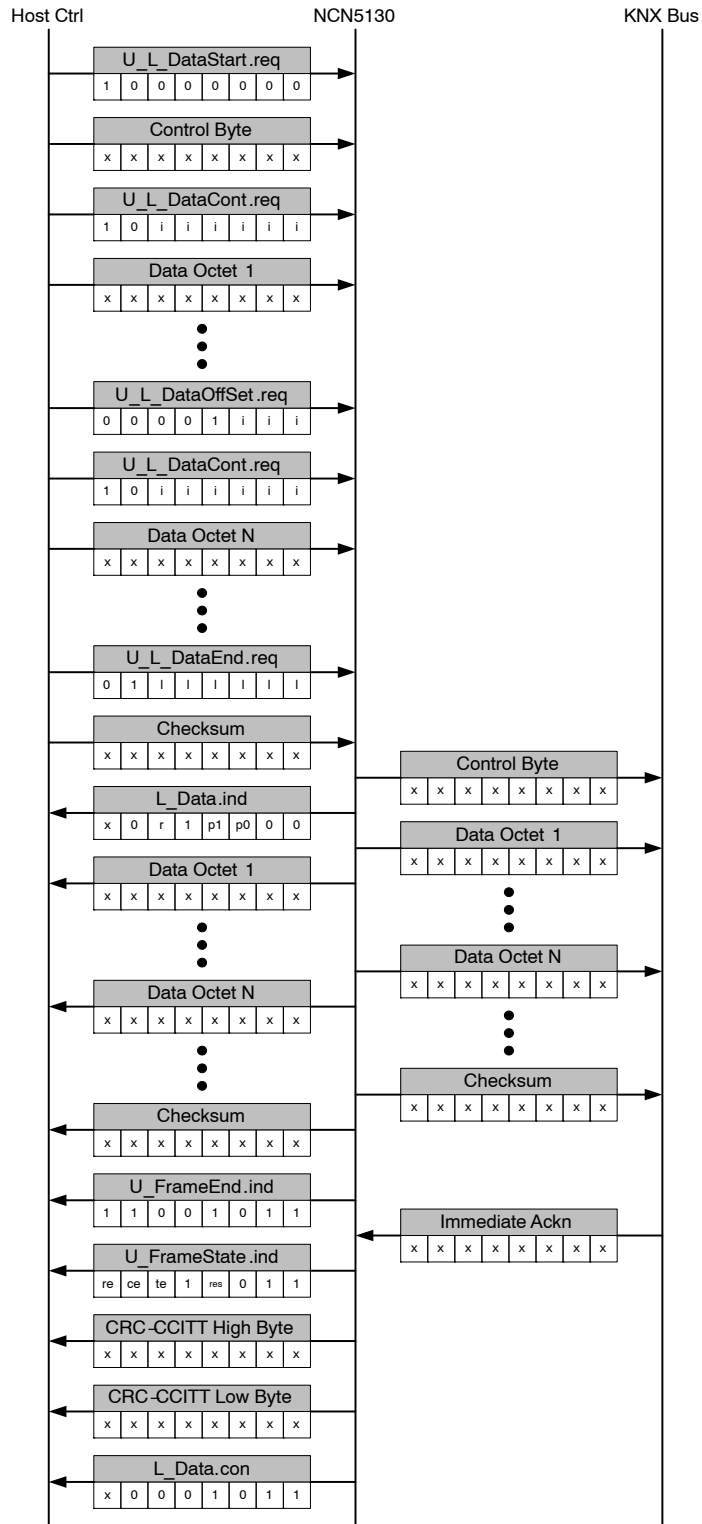


图 49. 发送帧，所有模式，带 MARKER 的帧结束且带 CRC-CCITT

NCN5130

re (接收错误):	如果新接收的帧包含损坏的字节(错误的奇偶校验、错误的停止位或不正确的位时序), 则为 ‘1’
ce (校验和或长度错误):	如果新接收的帧包含错误的校验和或长度, 其中该帧与接收到的字节数量不一致, 则为 ‘1’
te (时序错误):	如果新接收的帧包含时序不符合 KNX 标准的字节, 则为 ‘1’
res (保留):	留作未来使用(将为 ‘0’)。

备注:

- 如果未设置重复标志(参见“设置重复服务”第 36 页), 器件将仅尝试发送 KNX 电报。
- 仅在接收到所有数据字节并组装电报之后才开始通过 KNX 总线发送 KNX 电报。
- 使用 U_L_DataStart.req 开始传输新帧时, 器件自动将数据索引的内部偏移重置为零。
- 禁止使用 5、6 和 7 数据偏移 (U_L_DataOffset.req)!

44 至 49 备注:

- x = 无关(针对 KNX 标准)
- 有关所有位的更多详细信息, 请参见表 12 和 13
- U_FrameEnd.ind (0xCB) 的代码也可以是 KNX 帧内容的一部分(数据八位字)。当 NCN5130 在 KNX 总线上传输数据八位字 (0xCB) 时, 2 字节(2 倍 0xCB)将传输回主机控制器, 以便主机控制器区分数据八位字 (0xCB) 和 U_FrameEnd.ind。仅当使能带 MARKER 的帧结束时此备注才有效。
- 有关 CRC-CCITT 的信息, 请参见第 53 页。

接收帧服务

通过 KNX 总线接收数据。

从控制字节接收时，器件将检查该控制字节。如果正确，控制字节将传输回主机(L_Data_Standard.ind 或 L_Data_Extended.ind，具体取决于是否接收到标准或扩展帧类型)。控制字节后，所有数据字节会被透明地传输回主机控制器。处理此数据是数据链路层的任务，应在主机控制器中实施。

主机控制器可以指示器件是否通过设置 NACK、BUSY 或 ACK 标志 (U_Ackn.req) 来寻址。

在 SPI 或 8 位 UART 模式下工作时，每个帧都以 U_FrameState.ind 结束。根据激活的功能，可将 CRC-CCITT 或 MARKER 添加到完整的帧。

下图给出了不同的接收帧示例。

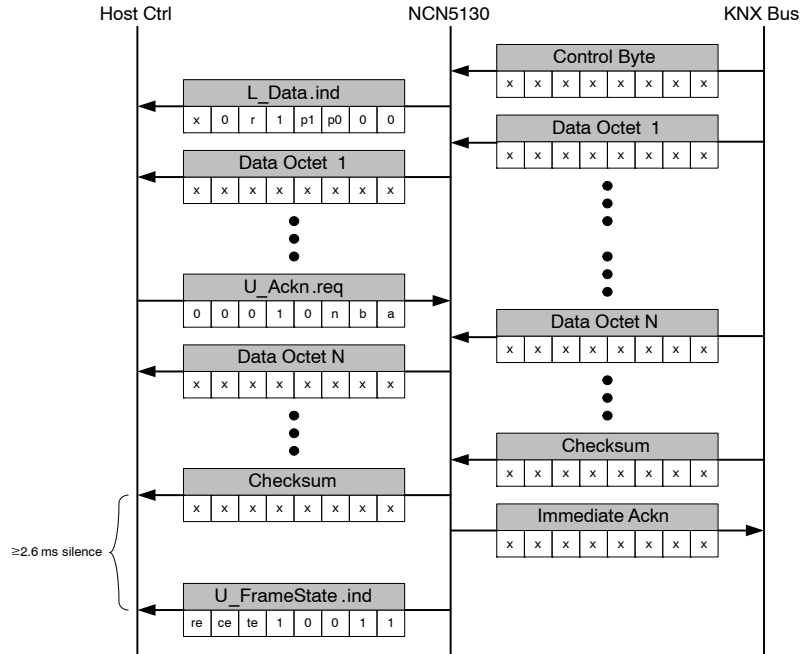


图 50. 接收帧，SPI 或 8 位 UART 模式，带静音的帧结束，无 CRC-CCITT

NCN5130

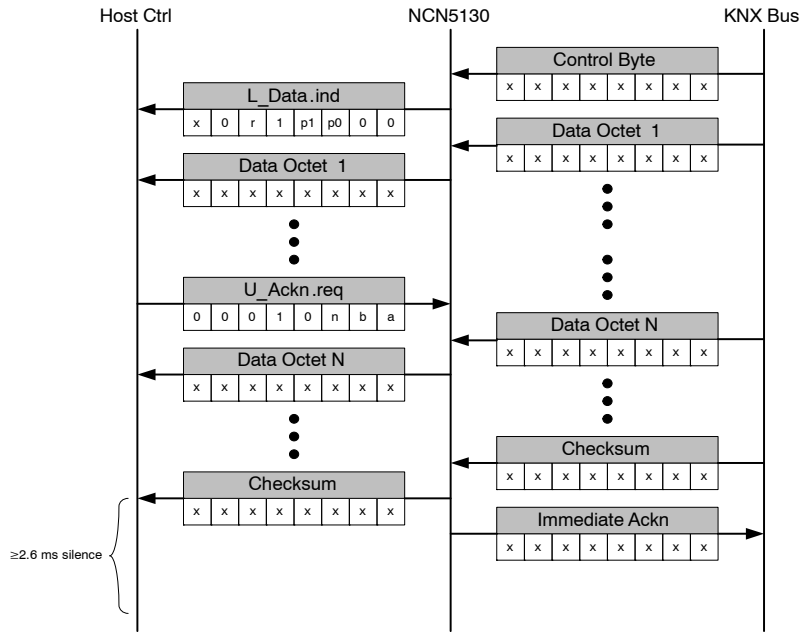


图 51. 接收帧，9–bit UART 模式，帧结束带静音，无 CRC-CCITT

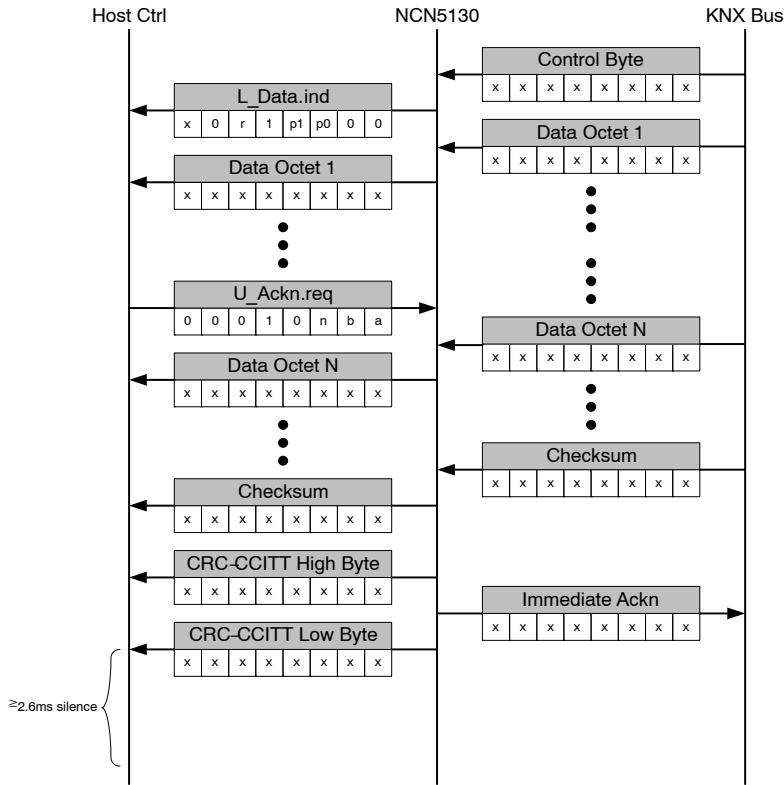


图 52. 接收帧，9 位 UART 模式，带静音的帧结束，带 CRC-CCITT

NCN5130

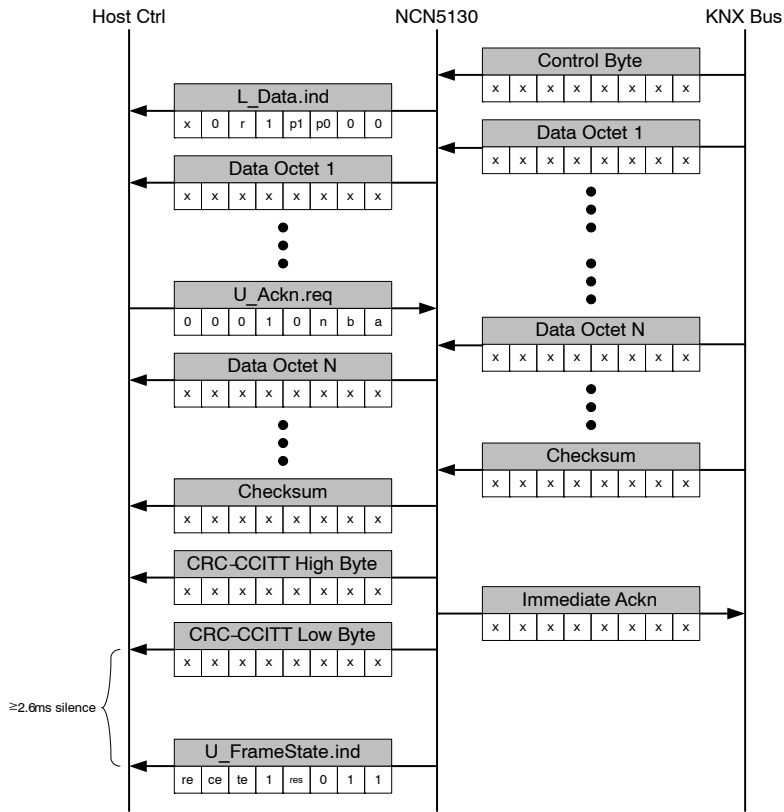


图 53. 接收帧，SPI 或 8 位 UART 模式，带静音的帧结束，带 CRC-CCITT

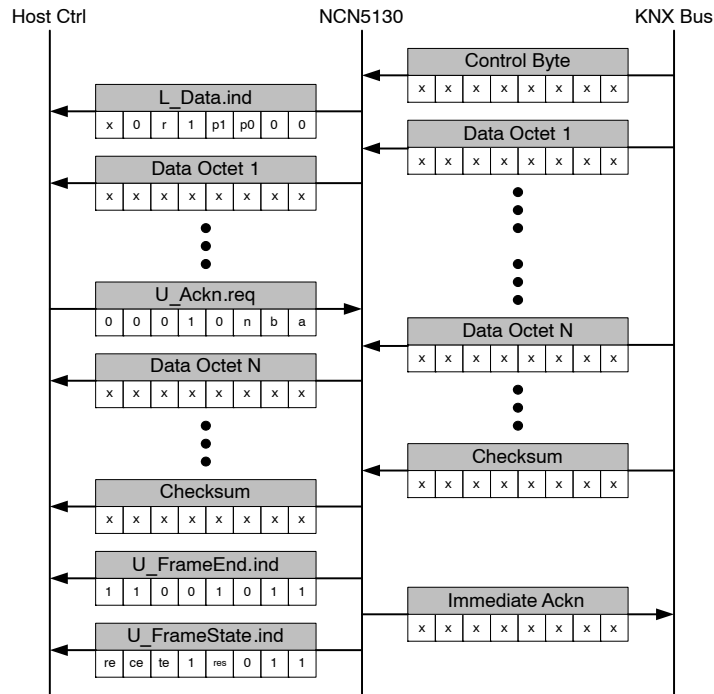


图 54. 接收帧，所有模式，带 MARKER 的帧结束，无 CRC-CCITT

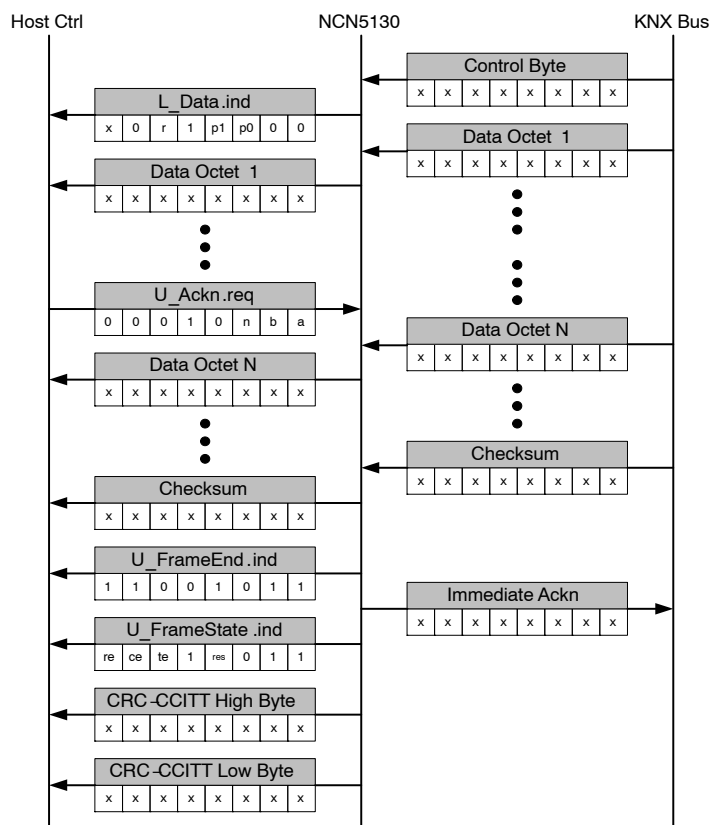


图 55. 接收帧，所有模式，带 MARKER 的帧结束，带 CRC-CCITT

- re (接收错误): 如果新接收的帧包含损坏的字节(错误的奇偶校验、错误的停止位或不正确的位时序)，则为 ‘1’
- ce (校验和或长度错误): 如果新接收的帧包含错误的校验和或长度，其中该帧与接收到的字节数量不一致，则为 ‘1’
- te (时序错误): 如果新接收的帧包含时序不符合 KNX 标准的字节，则为 ‘1’
- res (保留): 留作未来使用(将为 ‘0’)。

50 至 55 备注:

- x = 无关(针对 KNX 标准)
- 有关所有位的更多详细信息，请参见表 12 和 13
- U_FrameEnd.ind (0xCB) 的代码也可以是 KNX 帧内容的一部分(数据八位字)。要区分数据八位字和 U_FrameEnd.ind，NCN5130 须复制数据内容(如果是 0xCB)。这样可将 2 字节传输至主机控制器(两倍 0xCB)，与 KNX 总线上接收到的 1 字节对应。
以上操作仅在使能带 MARKER 的帧结束时有效。
- 有关 CRC-CCITT 的信息，请参见第 53 页。

从轮询帧服务

接收轮询控制字节并进行一致性检查时，控制字节会被发回主机控制器 (L_Poll_Data.ind)。主机控制器将槽号发送至器件 (U_PollingState.req)，后跟轮询地址和轮询状态。同时通过 KNX 总线接收源地址、轮询地址、插槽计数和校验和。如果从 KNX 总线接收到的轮询地址等于从主机控制器接收到的轮询地址，则 NCN5130 将根据 U_PollingState.req 定义发送插槽中的轮询数据(仅当插槽计数与定义的插槽一样高时)。

可以随时发送 U_PollingState.req (不仅仅在轮询电报传输过程中)。如果激活自动轮询功能，则此信息存储在 NCN5130 内部且可重复用于更多的轮询电报。

NCN5130

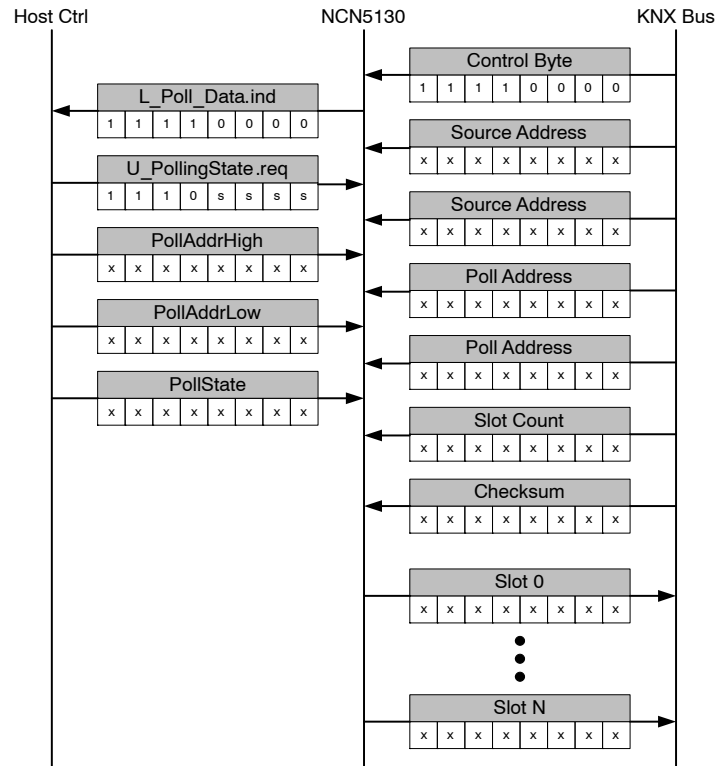


图 56. 从轮询帧服务

备注:

x = 无关(针对 KNX 标准)

ssss = 槽号

主轮询帧服务

当 NCN5130 从主机控制器接收到轮询帧时，将通过 KNX 总线传输轮询帧。

NCN5130

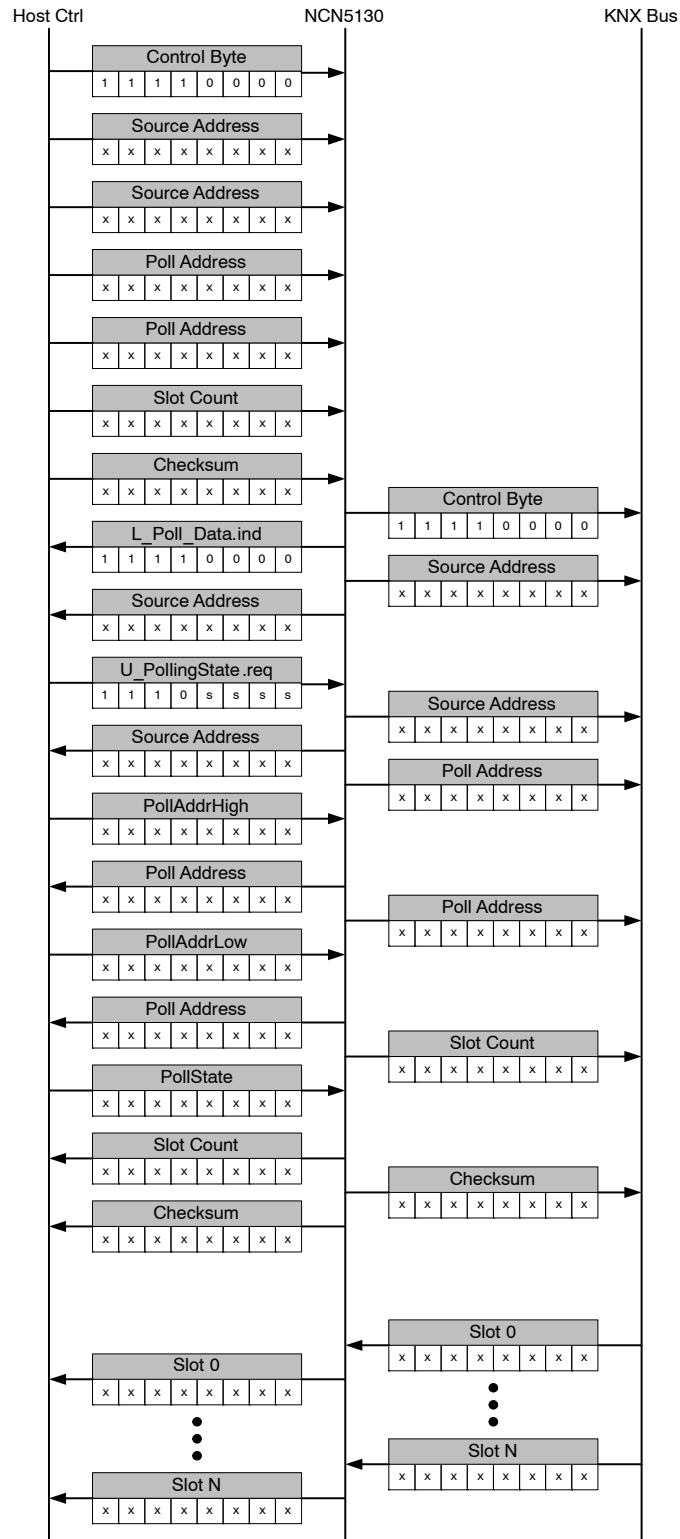


图 57. 主轮询帧服务

备注:

x = 无关(针对 KNX 标准)

ssss = 槽号

CRC-CCITT

CRC 顺序 - 16 位

CRC 多项式(十六进制) - 1021

初始值(十六进制) - FFFF

最终 XOR 值(十六进制) - 0

输出 CRC 上无反向

测试字符串 “123456789” 为 29B1h

可以使用以下代码片段在 C 中计算字节缓冲区上的 CRC-CCITT 值，其中

pBuf 是指向帧缓冲区开始的指针*uLength* 是帧长度(单位：字节)

```
unsigned short calc_CRC_CCITT(unsigned char* pBuf, unsigned short uLength)
```

```
{
    unsigned short u_crc_ccitt;
    for (u_crc_ccitt = 0xFFFF; uLength--; p++)
    {
        u_crc_ccitt = get_CRC_CCITT(u_crc_ccitt, *p);
    }
    return u_crc_ccitt;
}
```

```
unsigned short get_CRC_CCITT(unsigned short u_crc_val, unsigned char btVal)
```

```
{
    u_crc_val = ((unsigned char)(u_crc_val >> 8)) | (u_crc_val << 8);
    u_crc_val ^= btVal;
    u_crc_val ^= ((unsigned char)(u_crc_val & 0xFF)) >> 4;
    u_crc_val ^= u_crc_val << 12;
    u_crc_val ^= (u_crc_val & 0xFF) << 5;
    return u_crc_val;
}
```

内部特定器件寄存器

共有 4 个特定器件寄存器可用：

- 看门狗寄存器 (0x00)
- 模拟控制寄存器 0 (0x01)
- 模拟控制寄存器 1 (0x02)
- 模拟状态寄存器 0 (0x03)
- 版本 ID 寄存器 (0x05)

看门狗寄存器

看门狗寄存器位于地址 0x00 处，可用于使能看门狗并设置看门狗时间。

表 14. 看门狗寄存器

ExtWatchdogCtrl (ExtWR)									
Address		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Reset	0	0	0	0	1	1	1	1
	Data	WDEN	-	-	-	WDT			

表 15. 看门狗寄存器参数

Parameter	Value		Description	Info
WDEN	0	Disable	Enables/disables the watchdog	p22
	1	Enable		
WDT	0000	33 ms	Defines the watchdog time. The watchdog needs to be re-enabled (WDEN) within this time or a watchdog event will be triggered.	
	0001	66 ms		
	0010	98 ms		
	0011	131 ms		
	0100	164 ms		
	0101	197 ms		
	0110	229 ms		
	0111	262 ms		
	1000	295 ms		
	1001	328 ms		
	1010	360 ms		
	1011	393 ms		
	1100	426 ms		
	1101	459 ms		
1110	492 ms			
1111	524 ms			

备注：位 4 … 6 为保留位。

模拟控制寄存器 0

模拟控制寄存器 0 位于地址 0x01 处，可用于禁用 V20V 和 DC2 调节器，禁用 XCLK 引脚，使能传输触发器信号并设置 20 V LDO 限流。

表 16. 模拟控制寄存器 0

Analog Control Register 0 (AnaCtrl0)									
Address		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x01	Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Reset	0	1	1	1	0	1	0	0
	Data	-	V20VEN	DC2EN	XCLKEN	TRIGEN	V20VCLIMIT		

表 17. 模拟控制寄存器 0 参数

Parameter	Value		Description	Info
V20VEN	0	Disable	Enables/disables the V20V regulator	p 19
	1	Enable		
DC2EN	0	Disable	Enables/disables the DC2 converter	p 19
	1	Enable		
XCLKEN	0	Disable	Enables/disables the XCLK output signal	p 19
	1	Enable		
TRIGEN	0	Disable	TRIG/ARXD pin outputs the Tx activity monitor signal when enabled. When disabled the TRIG/ARXD pin is tri-state.	p 19
	1	Enable		
V20VCLIMIT	000 – 111		Adjustment of the V20V current limit as configured by R ₆ by ΔI_{20V_STEP} per bit	p 19

备注：位 7 为保留位。

模拟控制寄存器 1

模拟控制寄存器 1 位于地址 0x02 处，可用于配置电压监控器。

表 18. 模拟控制寄存器 1

Analog Control Register 1 (AnaCtrl1)									
Address		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x02	Access	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Reset	0	1	1	0	0	0	0	0
	Data	-	V20V_OK_M	VDD2_OK_M	VFILT_OK_M	ANAOUTCTRL			

表 19. 模拟控制寄存器 1 参数

Parameter	Value		Description	Info
V20V_OK_M	0	Enable	Enable to include the voltage monitor output in the SAVEB calculation.	p 19
	1	Disable		
VDD2_OK_M	0	Enable	Enable to include the voltage monitor output in the SAVEB calculation.	p 19
	1	Disable		
VFILT_OK_M	0	Enable	Enable to include the voltage monitor output in the SAVEB calculation.	p 18
	1	Disable		
ANAOUTCTRL	000	Disable	Analog output is disabled	p 23
	001	Enable	Analog output monitors VBUS1	
	010	Enable	Analog output monitors VFILT	
	011	Enable	Analog output monitors V20V	
	100	Enable	Analog output monitors VDD2	
	101	Enable	Analog output monitors VDDA	
	110	Enable	Analog output monitors Bus current	
	111	Enable	Analog output monitors Temperature	

备注：位 0 和位 7 均为保留位。

模拟状态寄存器

模拟状态寄存器位于地址 0x03 处，可用于验证电压监控器、Xtal 和热状态。

表 20. 模拟状态寄存器

Analog Status Register (AnaStat)									
Address		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x03	Access	R	R	R	R	R	R	R	R
	Reset	0	0	0	0	0	0	0	0
	Data	-	V20V	VDD2	VBUS	VFILT	XTAL	TW	TSD

表 21. 模拟状态寄存器参数

Parameter	Value	Value	Description	Info
V20V	0	nOK	'1' if voltage on V20V-pin is above the V20V undervoltage level	p 19
	1	OK		
VDD2	0	nOK	'1' if voltage on VDD2-pin is above the VDD2 undervoltage level	p 19
	1	OK		
VBUS	0	nOK	'1' if bus voltage is above the VBUS undervoltage level	p 18
	1	OK		
VFILT	0	nOK	'1' if voltage on VFILT-pin is above the VFILT undervoltage level	p 18
	1	OK		
XTAL	0	nOK	'1' if XTAL is up and running	p 19
	1	OK		
TW	0	No TW	'1' if Thermal Warning detected	p 22
	1	TW		
TSD	0	No TSD	Contains information about the previous Thermal Shutdown situation	
	1	TSD		

备注：位 7 为保留位。

版本 ID 寄存器

版本 ID 寄存器位于地址 0x05 处，可读出以查看硅片版本 ID 并由主机控制器固件确定收发器的零件编号

表 22. 版本 ID 寄存器

Revision ID Register (RevID)									
Address		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x05	Access	R	R	R	R	R	R	R	R
	Reset	X	X	X	0	1	1	0	0
	Data	Revision				Part Number			

表 23. 版本 ID 寄存器参数

Parameter	Value	Value	Description	Info
Revision			Silicon revision ID	
Part Number	01100	NCN5130	Transceiver Part Number	

封装热特性

NCN5130 采用 QFN40 封装。为了优化冷却性能，QFN40 带有必须焊接至 PCB 接地层的裸露散热焊盘。接地层需要散热通孔以便将热量传导至底层。

图 58 给出了良好的传热示例。裸露散热焊盘直接焊接在顶部接地层(图 58 的左图)。建议使顶部接地层尽可能大(参见图 58 中的箭头)。为了进一步改善传热性能，通过使用散热通孔将裸露散热焊盘连接至底部接地层(参见图 58 的右图)。建议使底部接地层尽可能大并使中断尽可能少。

为实现精确的热冷却计算，表 4 给出了器件的主要热阻。必须提供器件功率的热介质如下：

- 静态环境空气(通过外壳)
- PCB 板覆铜区域(通过裸露焊盘)

该器件的主要热阻包括结至环境 (R_{thja}) 的 R_{th} 以及结至裸露焊盘 (R_{thjp}) 的总体 R_{th} 。在表 4 中，可以找到根据 JESD-51 仿真的 R_{thja} 和 R_{thjp} 值。根据 JEDEC JESD-51, 2S2P 的 R_{thja} 仿真如下：

- 使用带内电源层和外(顶部和底部)信号层的 4 层印刷电路板
- 板厚为 1.46 mm (FR4 PCB 材料)
- 2 个信号层：70 μm 铜厚，具有 5500 mm^2 铜面积以及 20% 电导率
- 2 个内电源层：36 μm 铜厚，具有 5500 mm^2 铜面积以及 90% 电导率 根据 JEDEC JESD-51, 1S0P 的 R_{thja} 仿真如下：

- 1 层印刷电路板(仅带 1 层)
- 板厚为 1.46 mm (FR4 PCB 材料)
- 该层铜厚为 70 μm ，具有 5500 mm^2 铜面积以及 20% 电导率

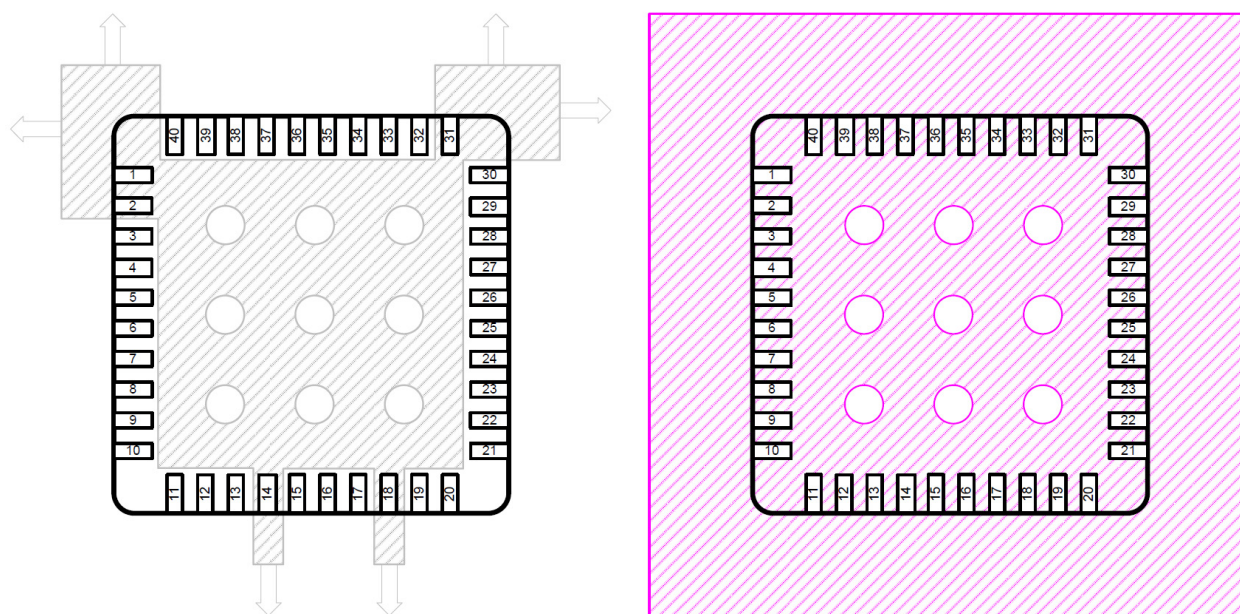


图 58. PCB 接地层布局条件(左图显示顶部接地层，右图显示底部接地层)

订购信息

Device Number	Temperature Range	Package	Shipping†
NCN5130MNG	-40°C to 105°C	QFN-40 (Pb-Free)	50 Units / Tube 100 Tubes / Box
NCN5130MNTWG	-40°C to 105°C	QFN-40 (Pb-Free)	3000 / Tape & Reel

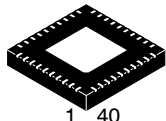
†For information on tape and reel specifications, including part orientation and tape sizes, please refer to our Tape and Reel Packaging Specifications Brochure, BRD8011/D.

如需卷带和卷盘规格信息，包括部件方向和卷带尺寸，请参阅 BRD8011/D “卷带和卷盘包装规格书”。

MECHANICAL CASE OUTLINE

PACKAGE DIMENSIONS

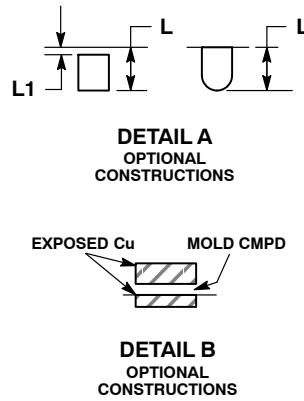
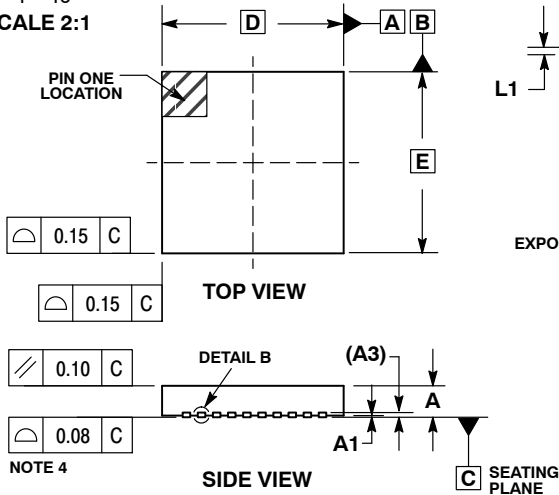
ON Semiconductor®



1 40
SCALE 2:1

QFN40 6x6, 0.5P
CASE 485AU-01
ISSUE O

DATE 01 JUL 2008



NOTES:

1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M, 1994.
2. CONTROLLING DIMENSIONS: MILLIMETERS.
3. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.15 AND 0.30mm FROM TERMINAL TIP.
4. COPLANARITY APPLIES TO THE EXPOSED PAD AS WELL AS THE TERMINALS.

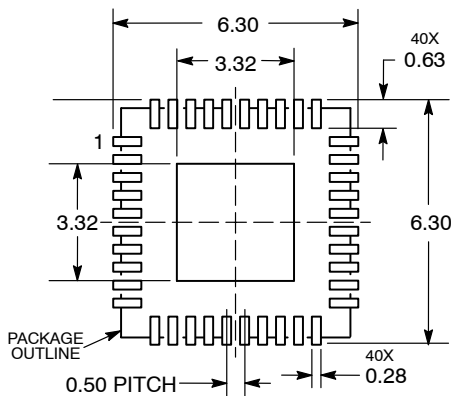
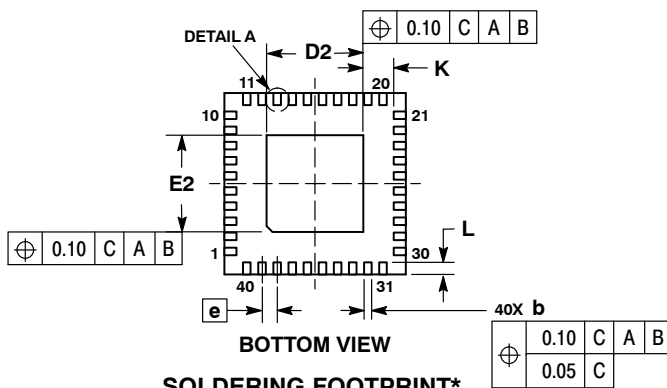
MILLIMETERS		
DIM	MIN	MAX
A	0.80	1.00
A1	0.00	0.05
A3	0.20 REF	
b	0.18	0.30
D	6.00 BSC	
D2	3.10	3.30
E	6.00 BSC	
E2	3.10	3.30
e	0.50 BSC	
K	0.20 MIN	
L	0.30	0.50
L1	---	0.15

GENERIC MARKING DIAGRAM*



XXX = Specific Device Code
 A = Assembly Location
 WL = Wafer Lot
 YY = Year
 WW = Work Week
 G = Pb-Free Package

*This information is generic. Please refer to device data sheet for actual part marking. Pb-Free indicator, "G" or microdot "▪", may or may not be present.



DIMENSIONS: MILLIMETERS

*For additional information on our Pb-Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERRM/D.

DOCUMENT NUMBER:	98AON31154E	Electronic versions are uncontrolled except when accessed directly from the Document Repository. Printed versions are uncontrolled except when stamped "CONTROLLED COPY" in red.
DESCRIPTION:	QFN40, 6x6, 0.5P	PAGE 1 OF 1

ON Semiconductor and ON are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. ON Semiconductor does not convey any license under its patent rights nor the rights of others.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Email Requests to: orderlit@onsemi.com

ON Semiconductor Website: www.onsemi.com

TECHNICAL SUPPORT

North American Technical Support:
Voice Mail: 1 800-282-9855 Toll Free USA/Canada
Phone: 011 421 33 790 2910

Europe, Middle East and Africa Technical Support:

Phone: 00421 33 790 2910

For additional information, please contact your local Sales Representative